

Троичный АЦП прямого преобразования с последовательным приближением

В статье [1] приведена блок-схема одной ступени двоичного АЦП прямого преобразования с последовательным приближением, в которой входной сигнал сначала усиливается в 2 раза, а затем из усиленного в 2 раза сигнала вычитаются напряжения сдвига.

Нами была разработана другая блок-схема одной ступени двоичного АЦП прямого преобразования с последовательным приближением, в которой из входного сигнала сначала вычитаются напряжения сдвига, а затем разность усиливается в 2 раза.

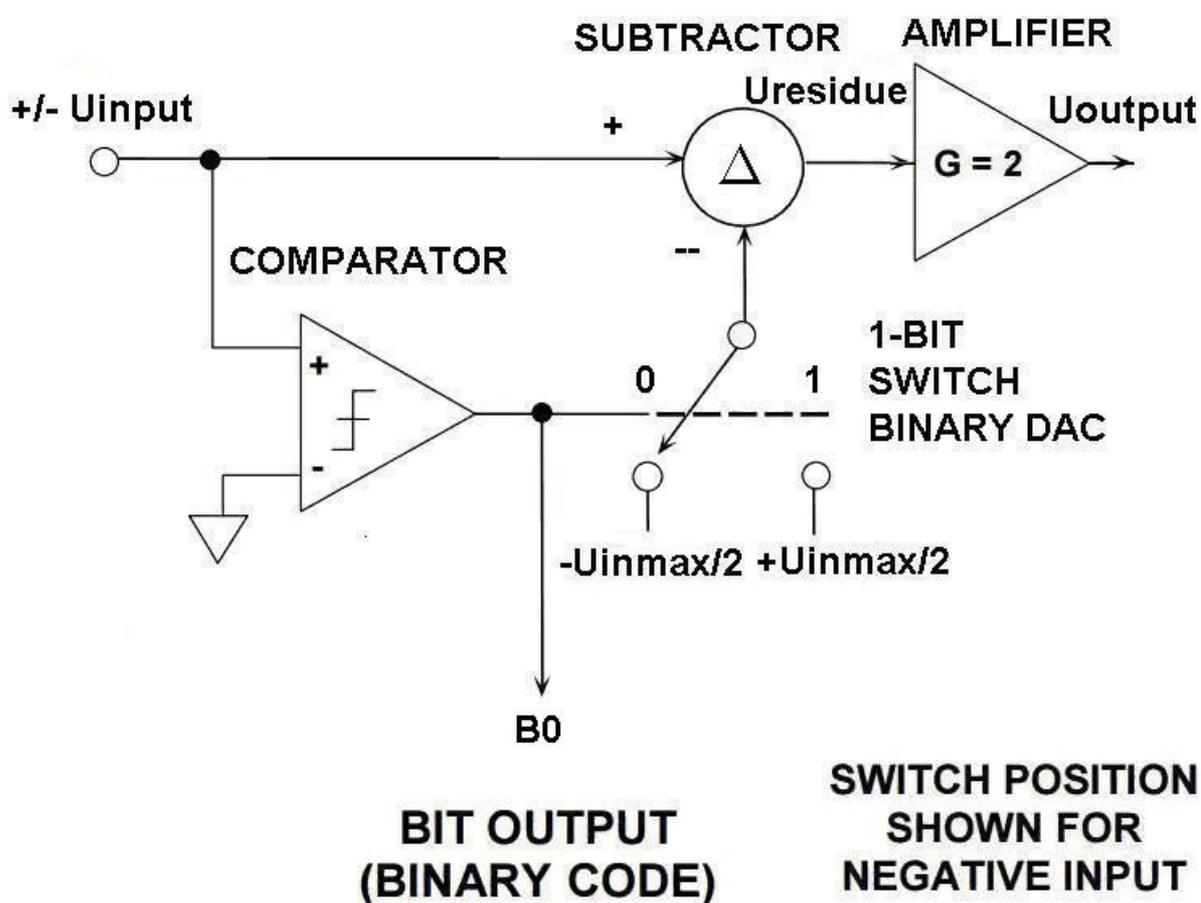


Рис.1. Функциональная схема одного каскада разработанного двоичного АЦП прямого преобразования с последовательным приближением.

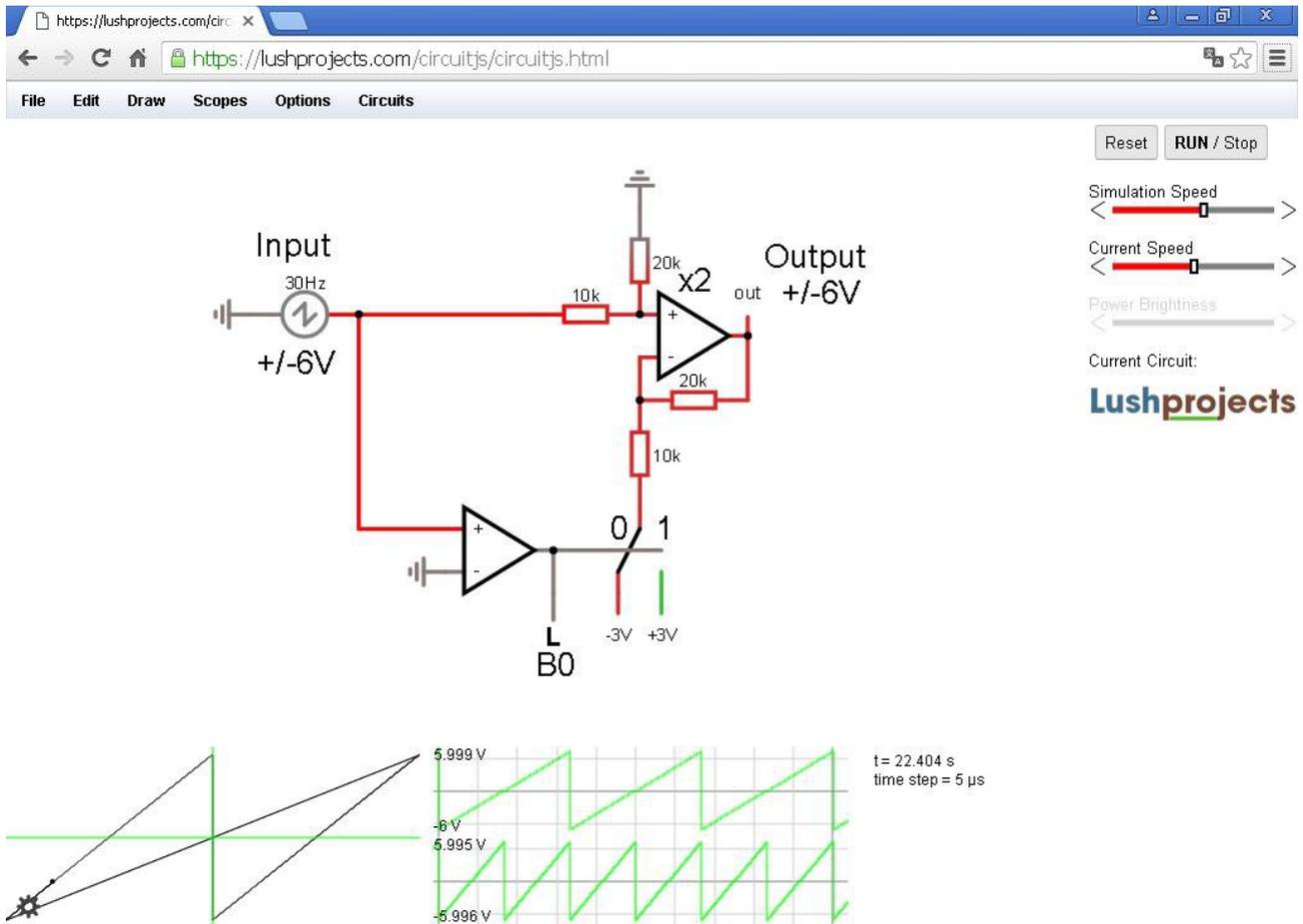


Рис.2. Снимок модели одного каскада двоичного АЦП прямого преобразования с последовательным приближением в онлайн HTML5-версии симулятора электронных схем Circuit Simulator.

Включить Circuit Simulator с моделью: <http://tinyurl.com/y6jm8ukg>

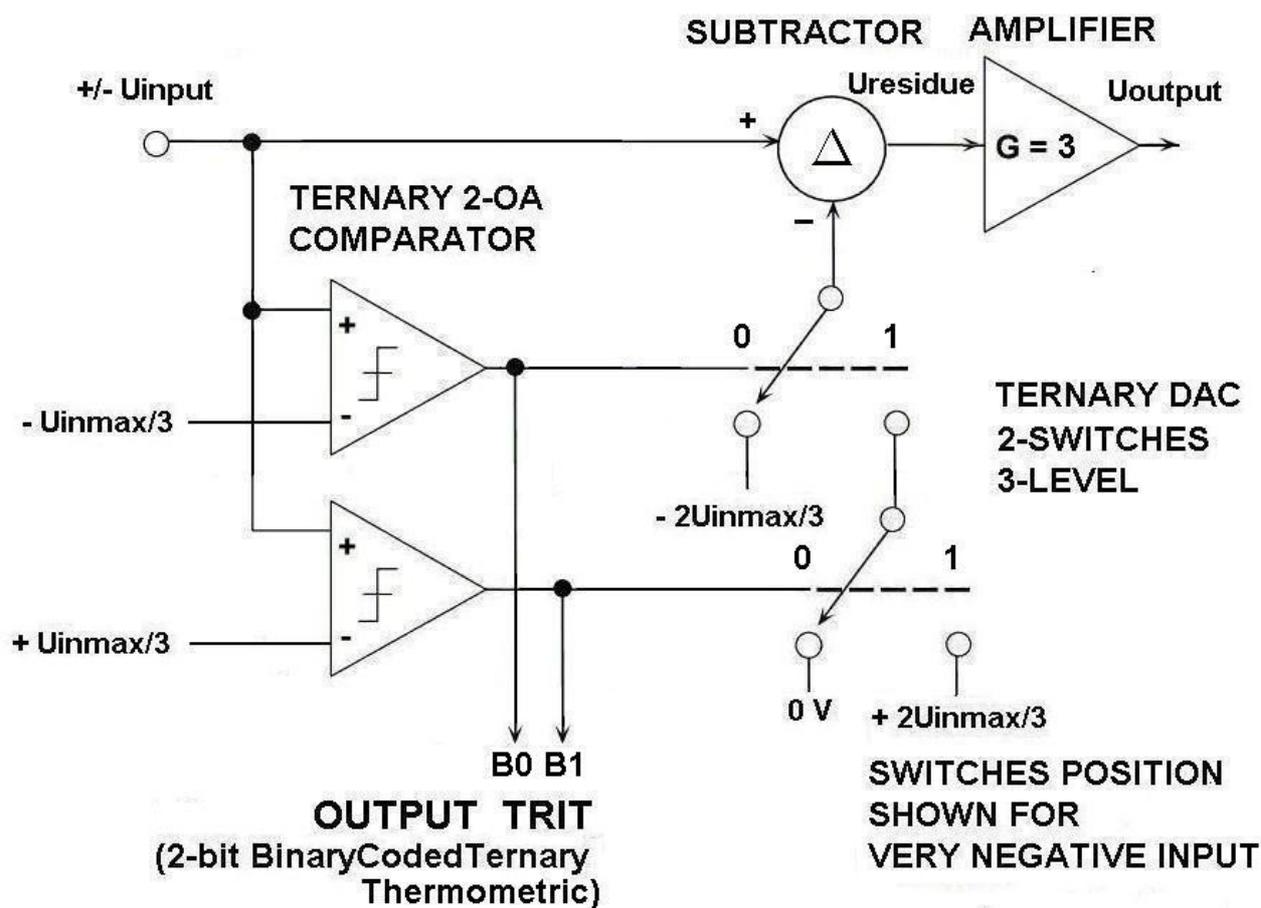


Рис.3. Функциональная схема одного каскада троичного АЦП прямого преобразования с последовательным приближением.

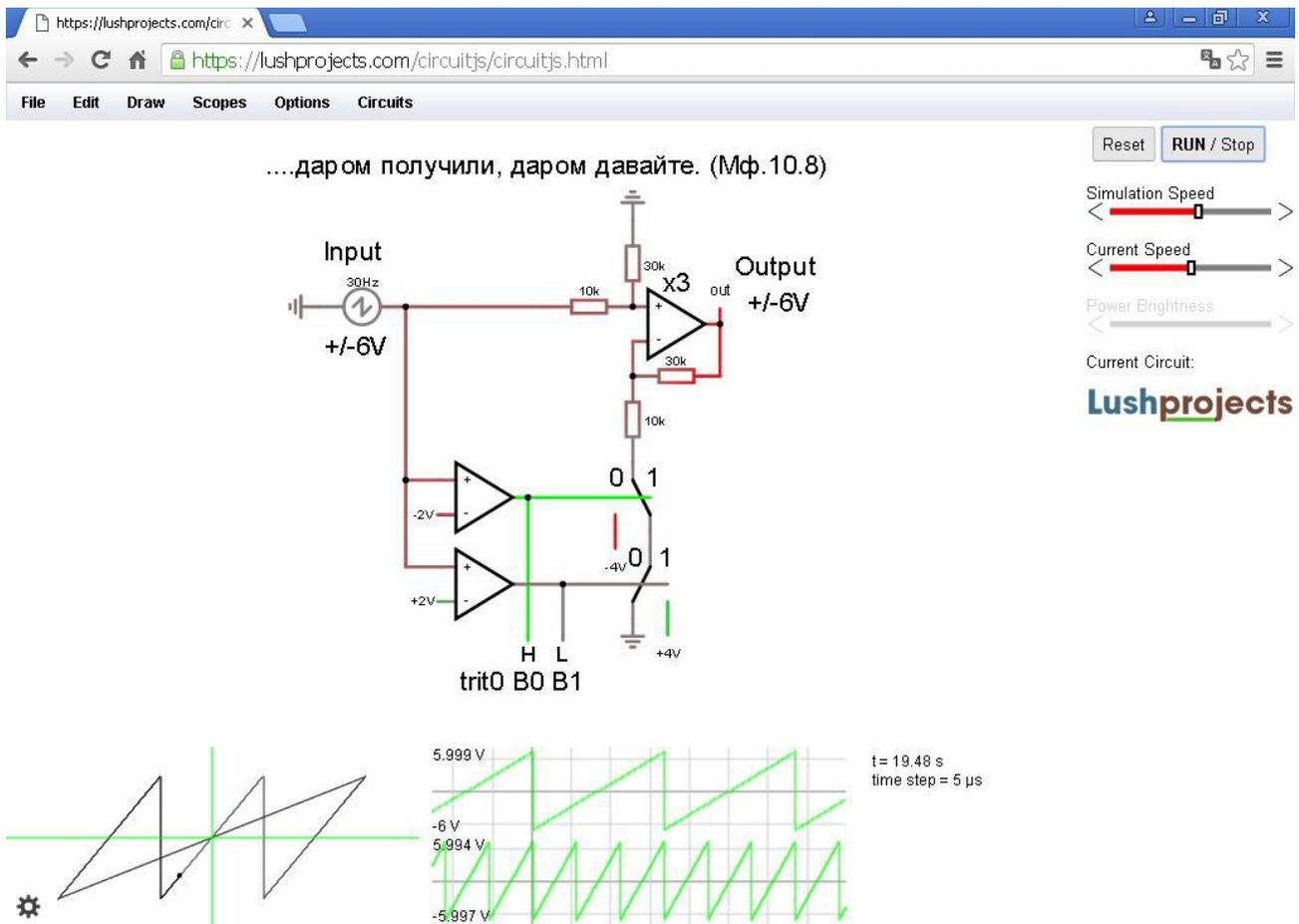


Рис.4. Снимок модели одного каскада тричного АЦП прямого преобразования с последовательным приближением в онлайн HTML5-версии симулятора электронных схем Circuit Simulator.

Включить Circuit Simulator с моделью: <http://tinyurl.com/y3499xxw>

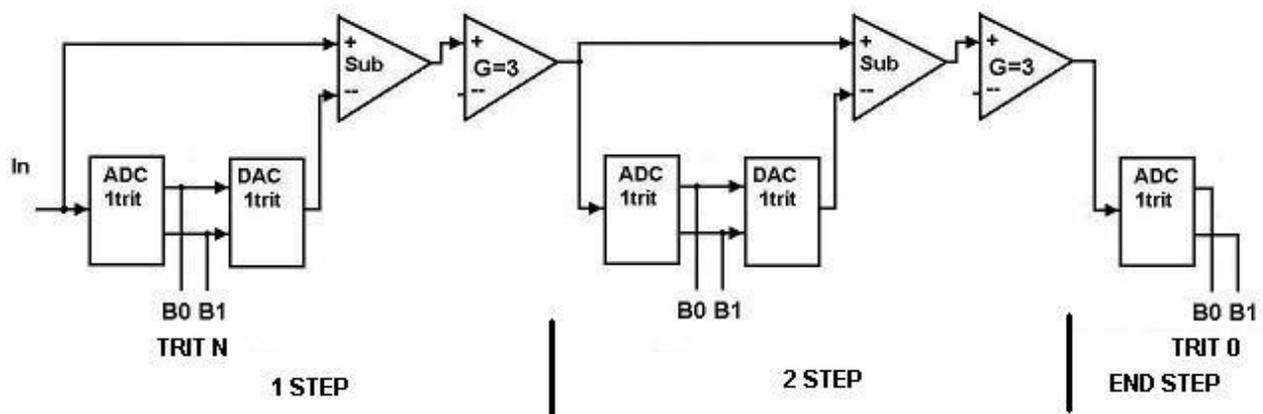


Рис.5. Блок-схема тричного АЦП прямого преобразования с последовательным приближением.

Однотритный АЦП первого шага определяет значение трита старшего значащего разряда кода. Выход АЦП подаётся на ЦАП, который вырабатывает сигнал с амплитудой, определяемой значением трита старшего значащего разряда кода. Затем входной сигнал и сигнал с ЦАП подаются на вычитатель-умножитель на $G=3$, в котором из входного сигнала вычитается $-2U_{inmax}/3$, 0 или $+2U_{inmax}/3$, а

разница усиливается в три раза. Сигнал с выхода вычитателя-умножителя подаётся на следующий шаг преобразования. На последнем шаге преобразователя ЦАП и вычитатель-умножитель не нужны.

Это устройство аппаратно реализует алгоритм поиска корней уравнения последовательным делением отрезка на три части (метод трисекции), который в аппаратном исполнении, из-за параллельной работы двух двоичных компараторов троичного компаратора, быстрее алгоритма поиска корней уравнения последовательным делением отрезка на две части (метода бисекции).

При двухядерном процессоре и распараллеливании работы программного троичного компаратора и программная реализация алгоритма поиска корней уравнения последовательным делением отрезка на три части (метод трисекции) работает быстрее, чем алгоритм поиска корней уравнения последовательным делением отрезка на две части (метод бисекции).

По вышеописанным принципам можно построить АЦП прямого преобразования с последовательным приближением любой значности («ичности»).

Для примера ниже приведён снимок модели одного каскада четверичного АЦП прямого преобразования с последовательным приближением, который быстрее и двоичного и троичного.

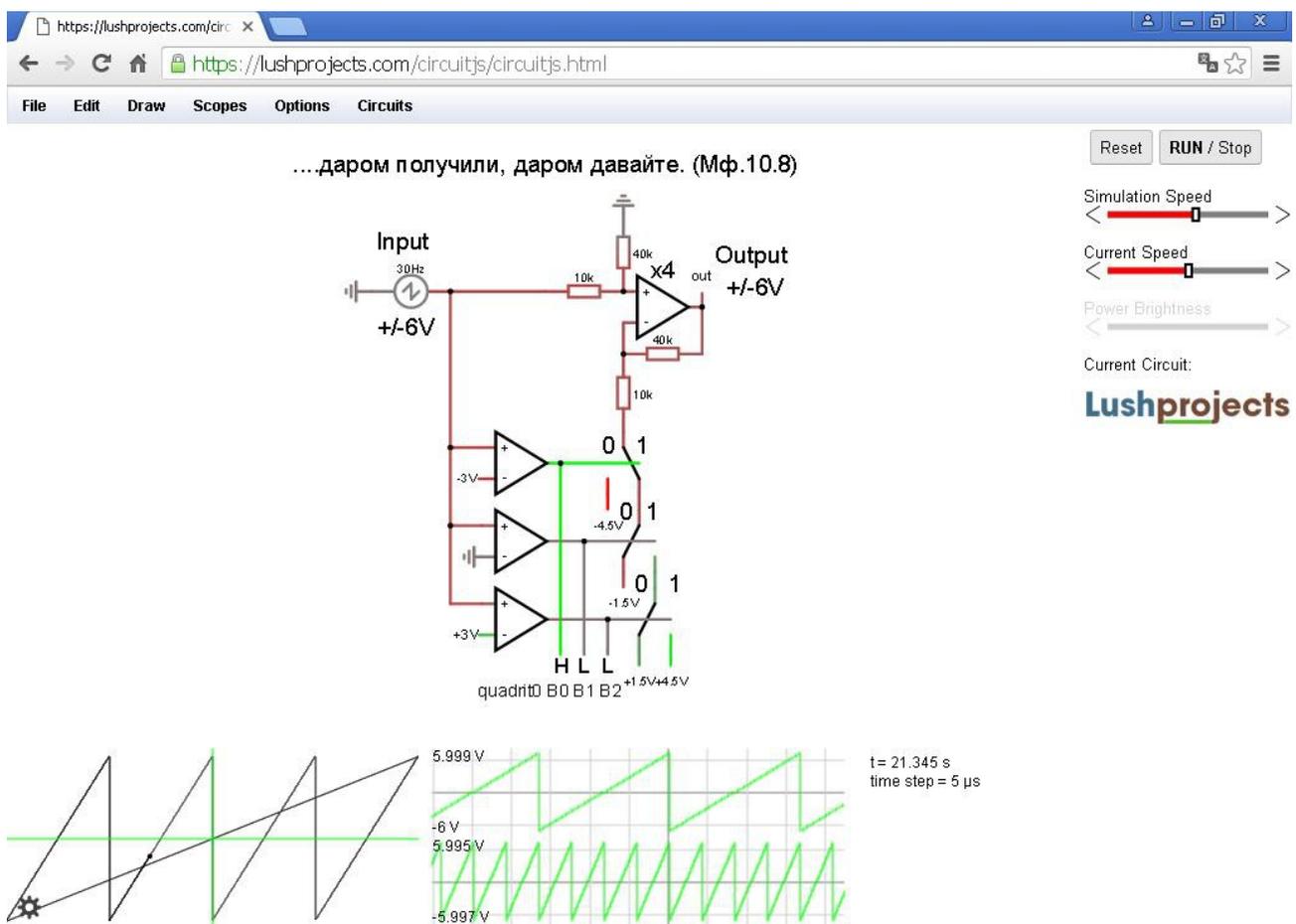


Рис.6. Снимок модели одного каскада четверичного АЦП прямого преобразования с последовательным приближением в онлайн HTML5-версии симулятора электронных схем Circuit Simulator.

Включить Circuit Simulator с моделью: <http://tinyurl.com/y5cy5fpq>

Сравним три АЦП с основаниями равными 2, 3 и 4.

Наименьшее кратное для всех трёх оснований $N_{кр.мин.} = 3 \cdot 4 = 12$

Количество операционных усилителей $N_{ou} = 3 \cdot 4 - 1 = 12 - 1 = 11$

Основание Двоичное $O = 2$

количество разрядов $N_{разрядов} = (N_{ou} + 1) / O = (11 + 1) / 2 = 6$

количество уровней $N_{уровней} = O^{N_{разрядов}} = 2^6 = \mathbf{64}$

Основание Троичное $O = 3$

количество разрядов $N_{разрядов} = (N_{ou} + 1) / O = (11 + 1) / 3 = 4$

количество уровней $N_{уровней} = O^{N_{разрядов}} = 3^4 = \mathbf{81}$

Основание Четверичное $O = 4$

количество разрядов $N_{разрядов} = (N_{ou} + 1) / O = (11 + 1) / 4 = 3$

количество уровней $N_{уровней} = O^{N_{разрядов}} = 4^3 = \mathbf{64}$

$N_{уровней} = O^{N_{разрядов}}$, так как число разрядов $N_{разрядов} = (N_{ou} + 1) / O$, то:

$N_{уровней} = O^{((N_{ou} + 1) / O)}$.

Возьмём натуральный логарифм от обеих частей уравнения:

$\ln(N_{уровней}) = \ln(O^{((N_{ou} + 1) / O)}) = ((N_{ou} + 1) / O) \cdot \ln O = (N_{ou} + 1) \cdot \ln O / O$.

В таком виде натуральный логарифм количества уровней дискретизации зависит от количества операционных усилителей и для каждого количества операционных усилителей N_{ou} потребуется строить свой график.

Чтобы сделать один график для любого количества операционных усилителей N_{ou} поделим обе части уравнения на $(N_{ou} + 1)$, получим:

$\ln(N_{уровней}) / (N_{ou} + 1) = [\text{натуральный_логарифм_количества_уровней} / \text{аппаратные_затраты_OU} + 1] = \ln O / O$ для любого количества $(N_{ou} + 1)$,

т. е. нормализованный (приведённый к количеству операционных усилителей + 1) натуральный логарифм количества уровней дискретизации равен $\ln O / O$, что совпадает с графиком в статье «Экономичность систем счисления» [5].

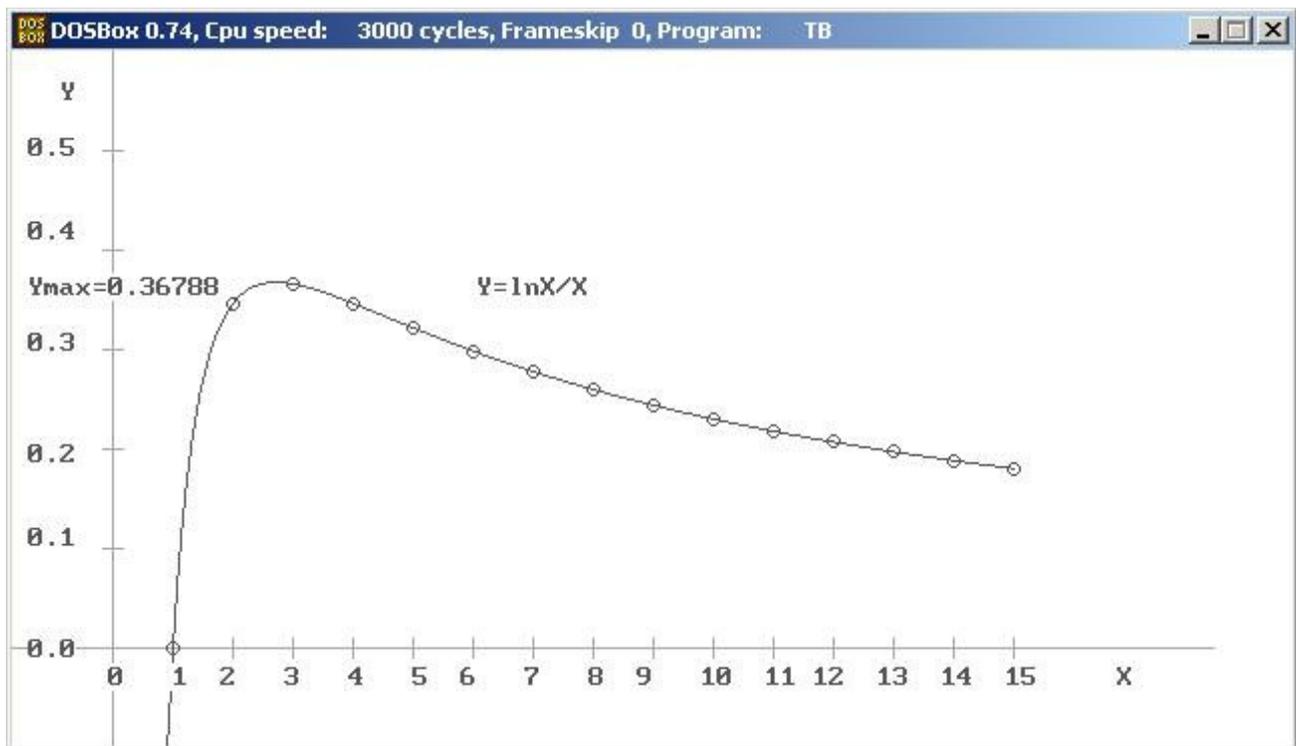


Рис.7. График зависимости приведённого (нормализованного) натурального логарифма количества уровней дискретизации от основания системы счисления (значности, «ичности») каскадированных (pipelined [1], цепочечных [3], полностью последовательных [4]) АЦП прямого преобразования с последовательным приближением.

Приведём для примера количества уровней дискретизации каскадированных с усилением АЦП прямого преобразования с последовательным приближением при 23 и 35 операционных усилителях:

$$N_{ou} = 24 - 1 = 23$$

$$O = 2$$

$$N_{разрядов2} = (N_{ou}+1)/O = (23+1)/2 = 24/2 = 12$$

$$N_{уровней2} = 2^{12} = \mathbf{4\ 096}$$

$$O = 3$$

$$N_{разрядов3} = (N_{ou}+1)/O = (23+1)/3 = 24/3 = 8$$

$$N_{уровней3} = 3^8 = \mathbf{6\ 561}$$

$$O = 4$$

$$N_{разрядов4} = (N_{ou}+1)/O = (23+1)/4 = 24/4 = 6$$

$$N_{уровней4} = 4^6 = \mathbf{4\ 096}$$

$$N_{ou} = 36 - 1 = 35$$

$$O = 2$$

$$N_{разрядов2} = (N_{ou}+1)/O = (35+1)/2 = 36/2 = 18$$

$$N_{уровней2} = 2^{18} = \mathbf{262\ 144}$$

$$O = 3$$

$$N_{разрядов3} = (N_{ou}+1)/O = (35+1)/3 = 36/3 = 12$$

$$N_{уровней3} = 3^{12} = \mathbf{531\ 441}$$

$$O = 4$$

$$N_{разрядов4} = (N_{ou}+1)/O = (35+1)/4 = 36/4 = 9$$

$$N_{уровней4} = 4^9 = \mathbf{262\ 144}$$

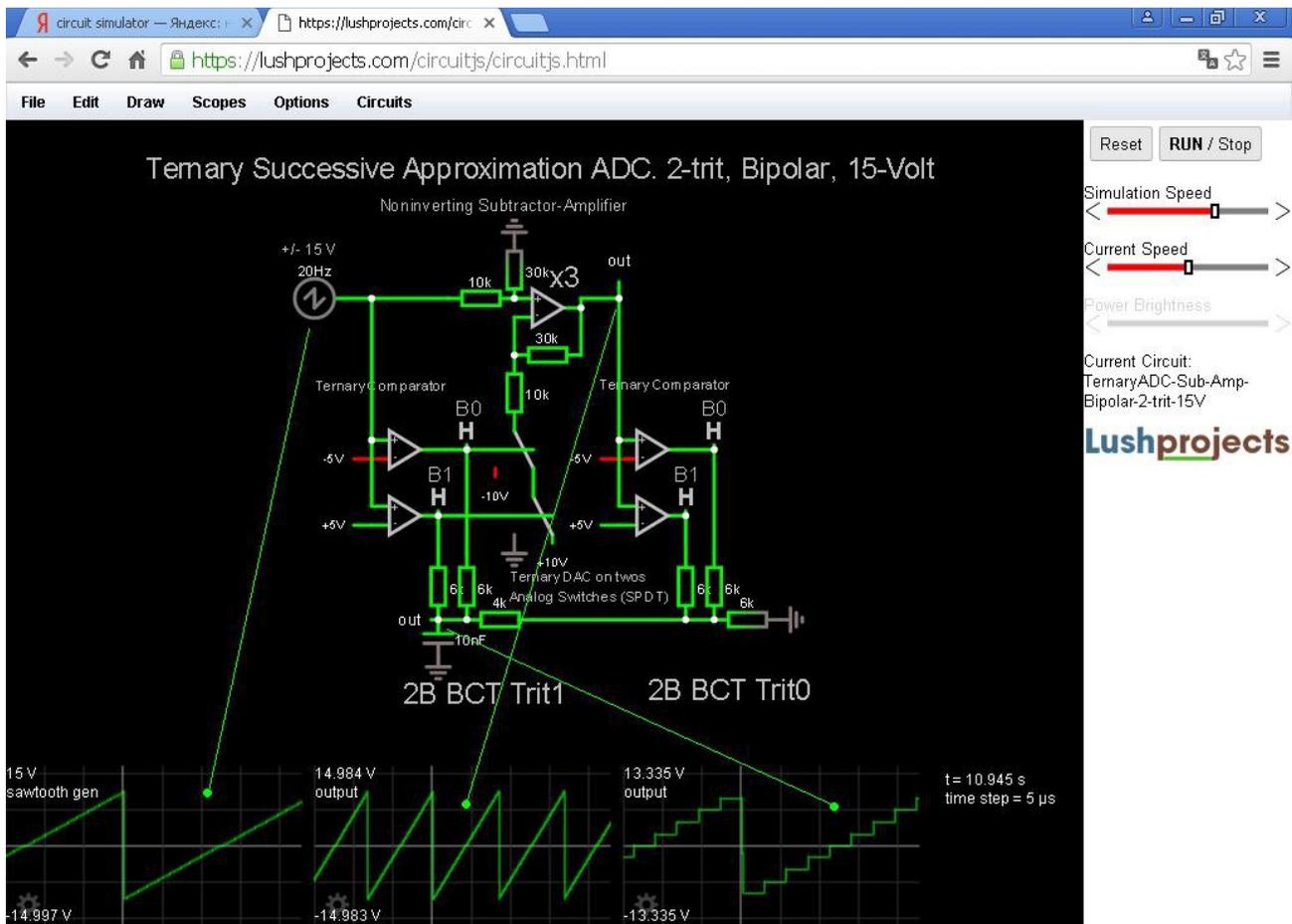


Рис.8. Снимок модели 2-х тритного троичного АЦП прямого преобразования с последовательным приближением в симуляторе электронных схем Circuit Simulator.

Включить Circuit Simulator с моделью: <http://tinyurl.com/y3ffz63t>

Модель разработана для показания возможности построения, способа построения и исследования некоторых характеристик троичных АЦП прямого преобразования с последовательным приближением.

Аппаратные затраты в троичных АЦП равны - $3^n - 1$ ОУ, и они имеют 3^n уровней дискретизации. В двоичных — $2^n - 1$ ОУ и 2^n уровней дискретизации.

Время преобразования не зависит от амплитуды входного сигнала и равно $(2n - 1) \cdot t_{ou} + (n - 1) \cdot t_k$, где t_{ou} — время задержки в одном ОУ, а t_k — время переключения одного ключа, т.е. меньше, чем у двоичного АЦП с таким же числом уровней дискретизации, т.е. троичный быстрее двоичного.

Результат преобразования получается в одной из 24-х разновидностей двухуровневого двухбитного («двухпроводного») двоичнокодированного троичного кода (2-Level 2-Bit Binary Coded Ternary, 2L 2B BCT, 2B BCT), в «термометрическом» (в «градусниковом») коде $(00,01,11) = (0,1,2)$ [2].

Результат преобразования хорошо сопрягается с двоичными контроллерами и с двоичными компьютерами. В один байт пакуются 4 двухбитных трита ($3^4 = 81$ уровень), а в два байта пакуются 8 двухбитных тритов ($3^8 = 6561$ уровень).

Так как время преобразования постоянно и не зависит от амплитуды входного сигнала, то троичный АЦП прямого преобразования с последовательным приближением может работать в асинхронном режиме с временем опроса задаваемым программно в эвм. В случае отсутствия схемы выборки-хранения, в ответственные моменты возможен опрос с более меньшим временем, чем время полного преобразования, при этом соответственно будет уменьшаться точность преобразования, но старшие значащие разряды будут оставаться верными. Кроме этого, со схемой выборки-хранения, в случае изменения амплитуды входного сигнала, код на выходе преобразователя будет «устаревшим», а без схемы выборки-хранения менее точным, но более быстрым и всегда «новым».

Точность и экономичность троичных АЦП прямого преобразования с последовательным приближением

Ниже приведены количества разрядов, которые будут иметь АЦП прямого преобразования с последовательным приближением с основаниями 2, 3 и 4, построенные на 30 ОУ, и количество уровней, которые будут иметь эти АЦП:

$$n_2 = (n_{\text{ОУ}} - 1) / 2 + 1 = 15.5 \quad 2^{n_2} = 2^{15.5} = 46\,340$$

$$n_3 = (n_{\text{ОУ}} - 2) / 3 + 1 = 10.3 \quad 3^{n_3} = 3^{10.3} = 85\,163$$

$$n_4 = (n_{\text{ОУ}} - 3) / 4 + 1 = 7.75 \quad 4^{n_4} = 2^{7.75} = 46\,340$$

Из этого следует, что троичные АЦП прямого преобразования с последовательным приближением являются самыми точными и самыми экономичными по аппаратным затратам среди всех АЦП прямого преобразования с последовательным приближением, кроме [троичного АЦП прямого преобразования с последовательным приближением по принципам Prinn'a](#) [2], который, из-за множества недостатков, имеет некоторую значимость в теории, но почти непригоден для практического применения.

Троичные АЦП прямого преобразования с последовательным приближением быстрее, точнее, надёжнее и дешевле, чем двоичные АЦП прямого преобразования с последовательным приближением и немного медленнее четверичных и более -ичных АЦП прямого преобразования с последовательным приближением, но, из-за большего числа уровней дискретизации, точнее их, и, из-за меньшего числа деталей и узлов их соединения, надёжнее и дешевле.

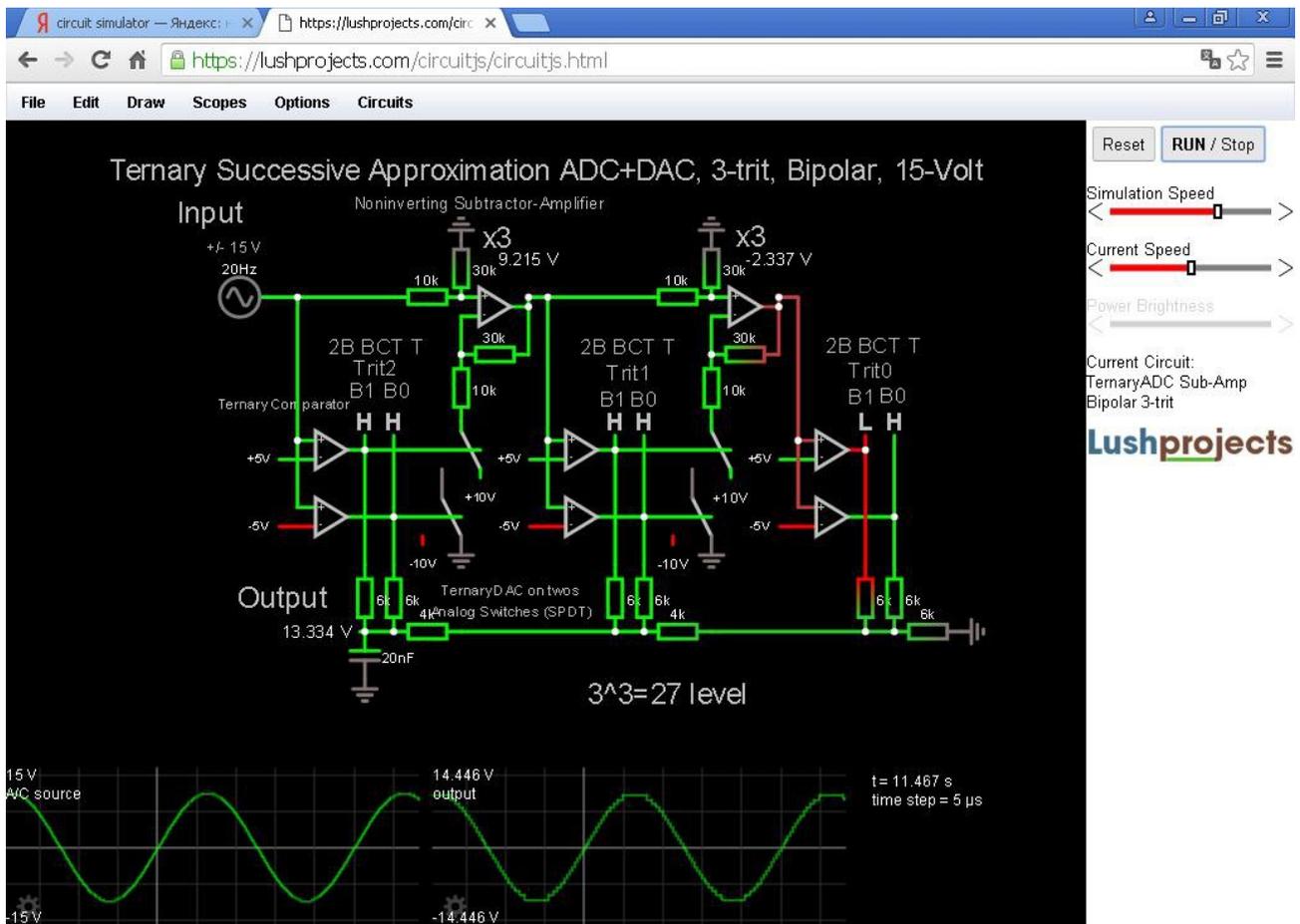


Рис.9. Снимок модели 3-х тритного троичного АЦП прямого преобразования с последовательным приближением в симуляторе электронных схем Circuit Simulator.

Включить Circuit Simulator с моделью: <http://tinyurl.com/y4rag23r>

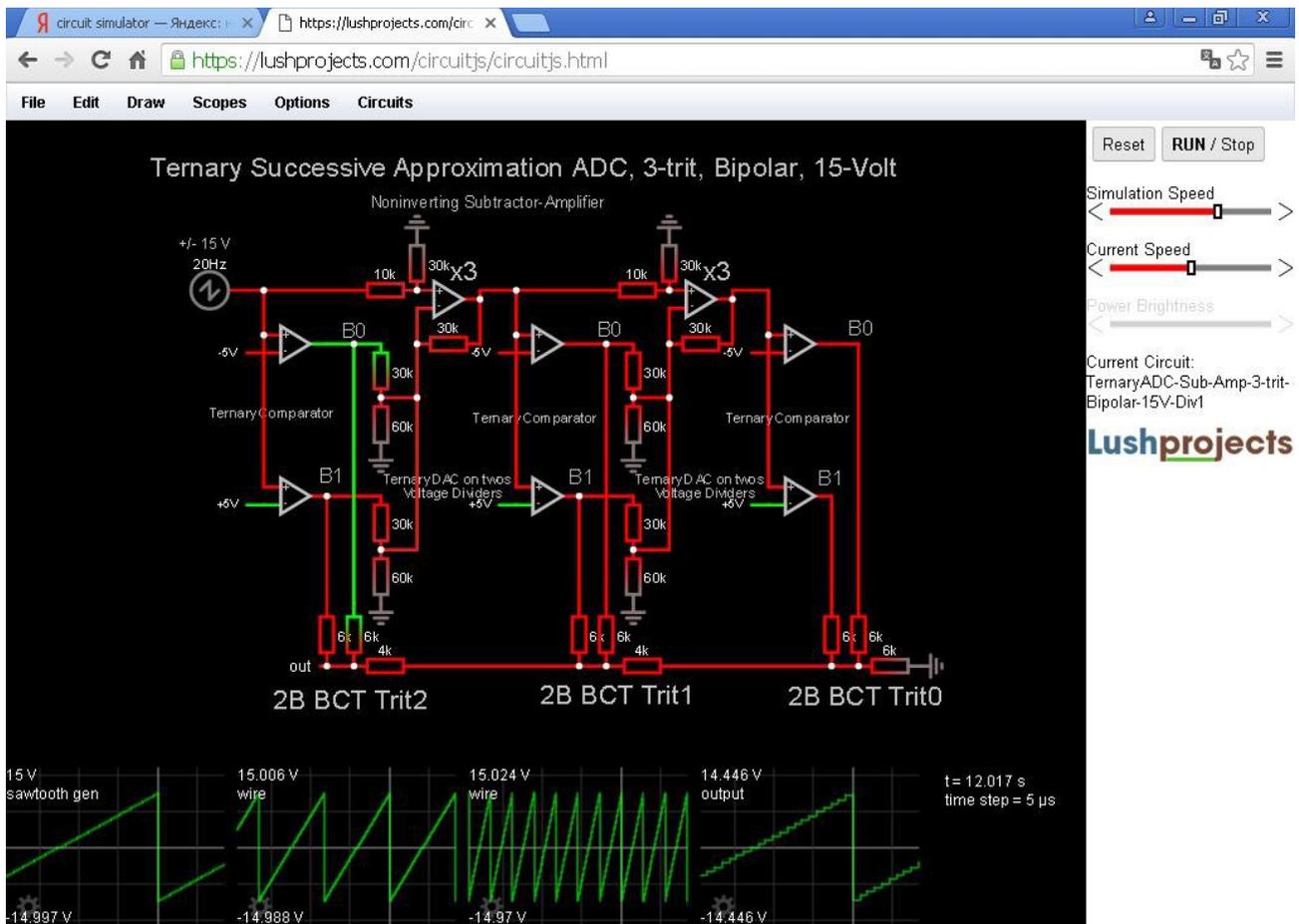


Рис.10. Снимок модели 3-х тритного троичного АЦП прямого преобразования с последовательным приближением с троичными однотритными ЦАПами на компараторах с делителями напряжений в качестве ключей в симуляторе электронных схем Circuit Simulator.

Включить Circuit Simulator с моделью: <http://tinyurl.com/yy7gxr9>

При троичных ЦАПах на компараторах с делителями напряжений в качестве ключей суммарный импеданс двух параллельных делителей должен быть равен сопротивлению R вычитателя (10кОм).

Очевидно, что два резистора в двух делителях напряжений на выходах компараторов по 60 кОм можно заменить одним резистором 30 кОм (рис.7), что уменьшает аппаратные затраты на 1 резистор на ступень АЦП. При этом два делителя напряжений преобразуются в сумматор напряжений на резисторах.

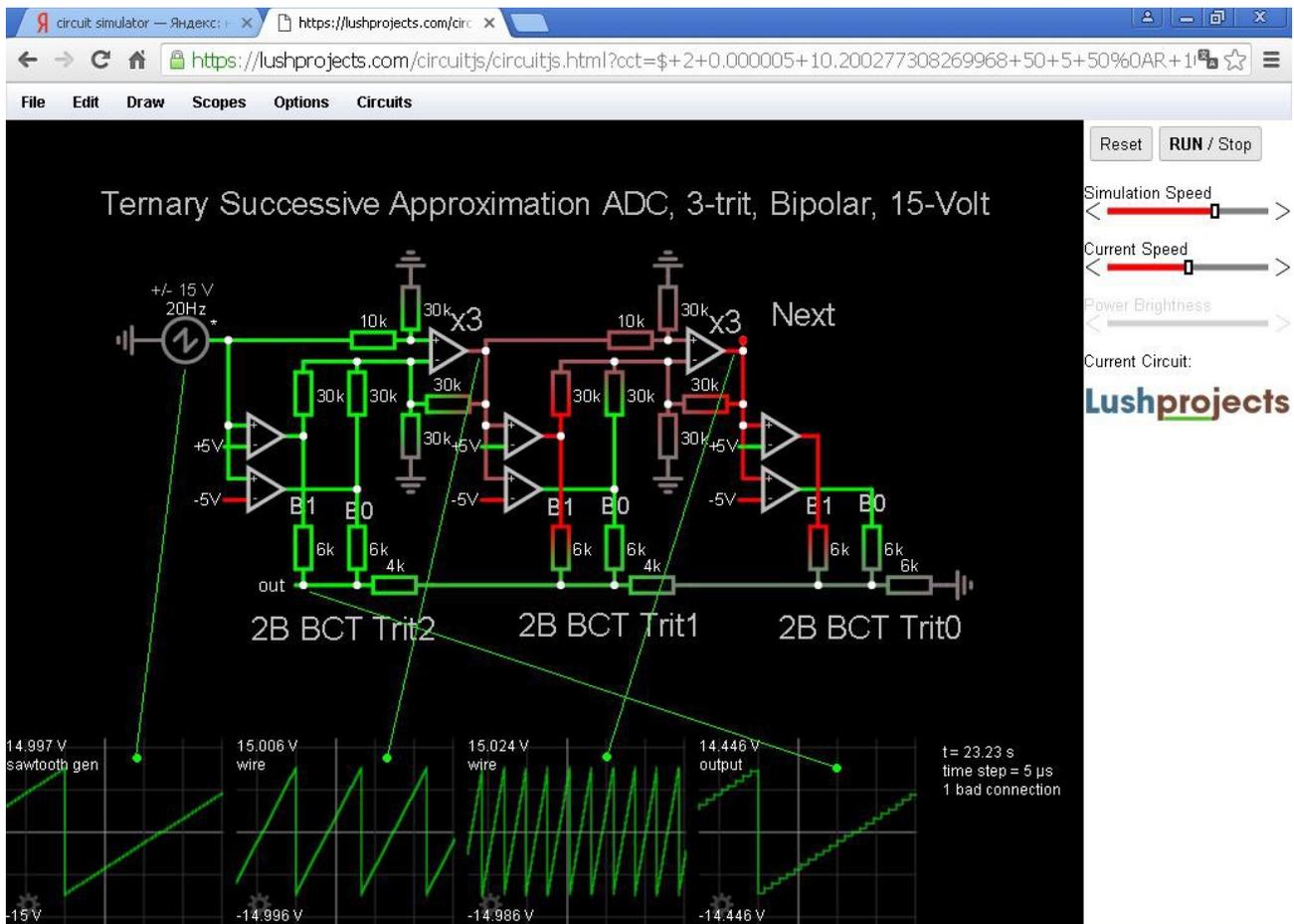


Рис.11. Снимок модели 3-х тритного троичного АЦП прямого преобразования с последовательным приближением с троичными однотритными ЦАПами на компараторах с сумматорами напряжений на резисторах в качестве ключей в симуляторе электронных схем Circuit Simulator.

Включить Circuit Simulator с моделью: <http://tinyurl.com/yxktljxw>

Литература:

1. [ANALOG DEVICES TUTORIAL MT-025 ADC Architectures VI: Folding ADCs](#)
2. [Кодирование тритов. Куликов А.С.](#)
3. [Википедия. Аналого-цифровой преобразователь. 9.1. АЦП прямого преобразования](#)
4. [Шило В.Л. Линейные интегральные схемы. «Советское радио». Москва. 1979. Глава 8. Линейно-цифровые ИС для построения преобразователей код — аналог и аналог — код. 8.5. Некоторые методы преобразования аналог — код. Стр.341. Рис.8.25. Преобразователь аналог - код с включением разрядов по цепочке](#)
5. [Экономичность систем счисления. Куликов А.С.](#)

Куликов А.С., Россия-Русь, Москва, Царицыно, версия 2019.11.14.