

Троичный АЦП прямого преобразования, полностью последовательный, биполярный, 2-х тритный

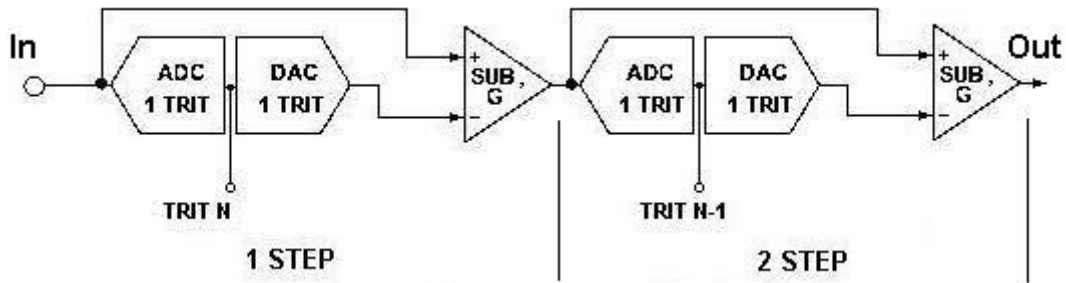


Рис. 1. Блок-схема троичного полностью последовательного АЦП прямого преобразования.

Однотритный АЦП первого шага определяет значение трита старшего значащего разряда кода. Выход АЦП подаётся на ЦАП, который вырабатывает сигнал с амплитудой, определяемой значением трита старшего значащего разряда кода. Затем входной сигнал и сигнал с ЦАП подаются на вычитатель-умножитель на $G=3$, в котором из входного сигнала вычитается $-2U_{inmax}/3$, 0 или $+2U_{inmax}/3$, а разница усиливается в три раза. Сигнал с выхода вычитателя-умножителя подаётся на следующий шаг преобразования. На последнем шаге преобразователя ЦАП и вычитатель-умножитель не нужны.

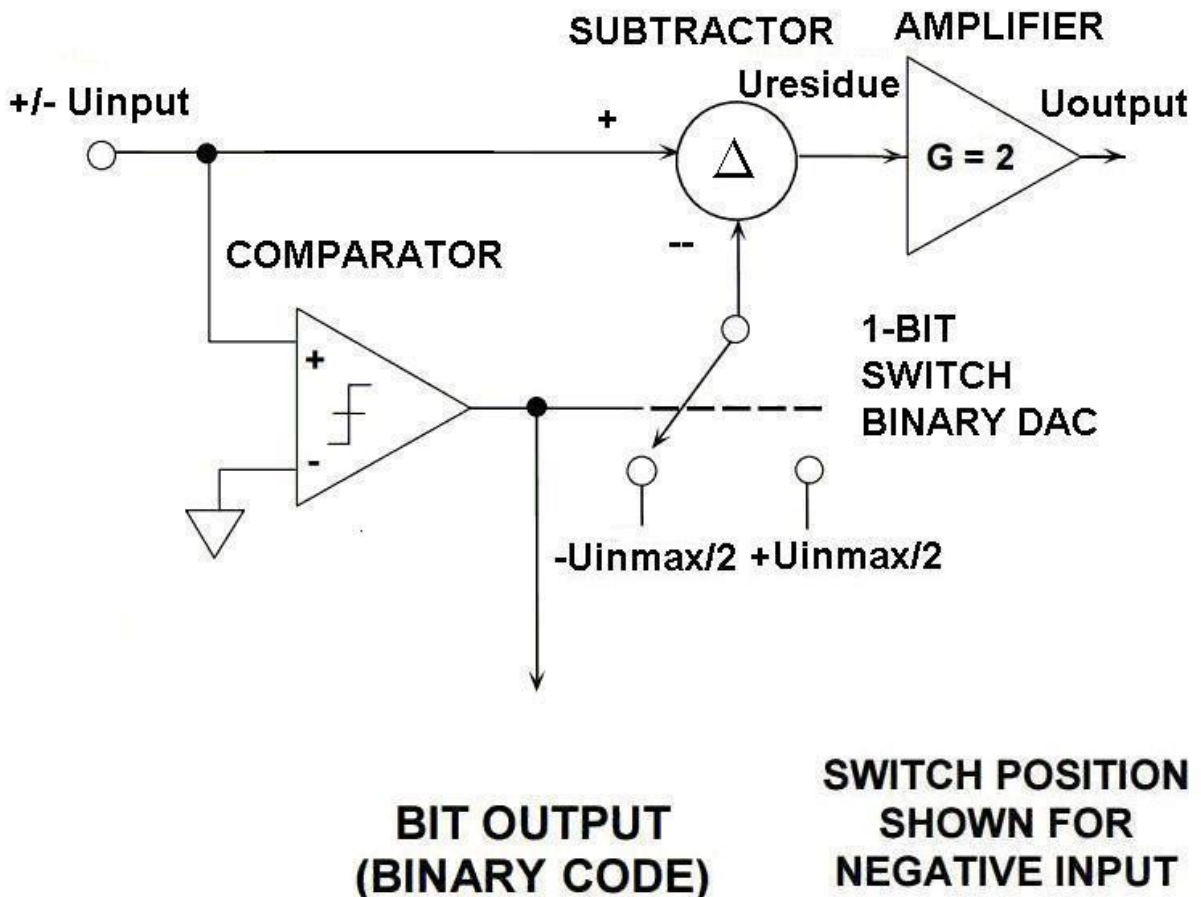


Рис. 2. Функциональная схема одного шага преобразователя для двоичного АЦП.

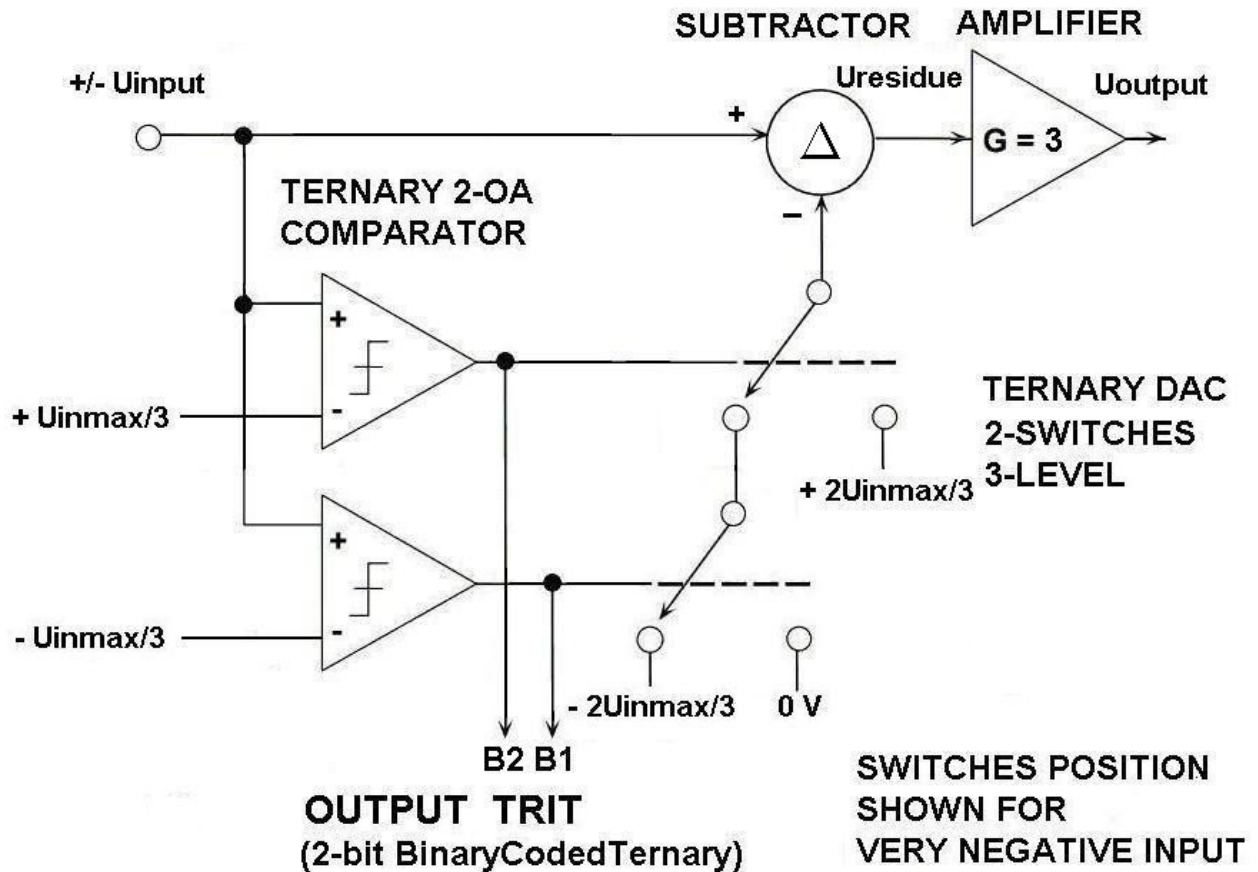


Рис. 3. Функциональная схема одного шага преобразователя для троичного АЦП.

Это устройство аппаратно реализует алгоритм поиска корней уравнения делением отрезка на три части, который в аппаратном исполнении, из-за параллельной работы двух двоичных компараторов троичного компаратора, быстрее алгоритма поиска корней уравнения делением отрезка на две части.

При двухядерном процессоре и распараллеливании работы программного троичного компаратора и программная реализация алгоритма поиска корней уравнения делением отрезка на три части работает быстрее, чем алгоритм поиска корней уравнения делением отрезка на две части.

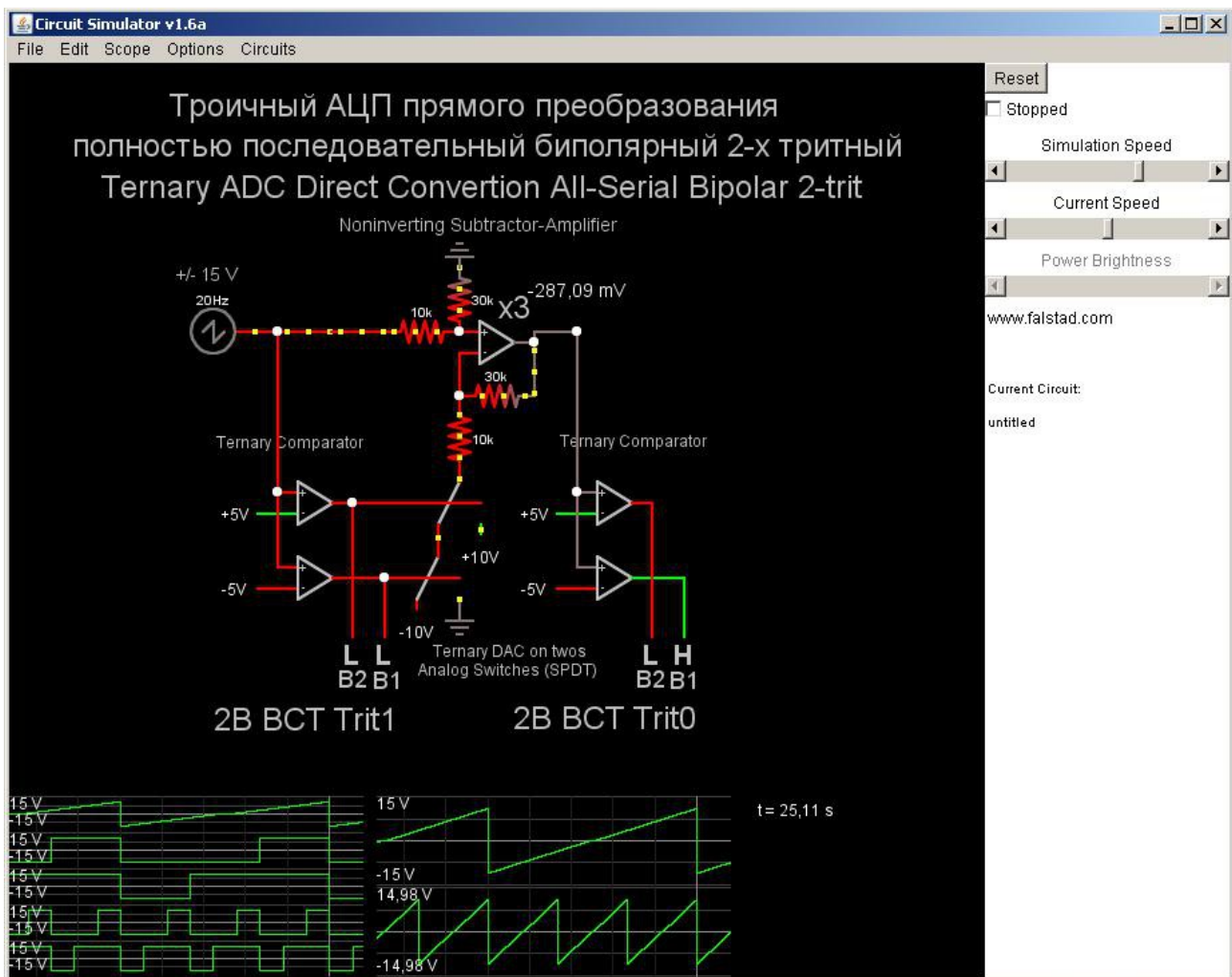


Рис. 4. Снимок модели 2-х тритного полностью последовательного троичного АЦП прямого преобразования в симуляторе электронных схем Circuit Simulator v1.6a.

Скачать: [Код модели 2-х тритного полностью последовательного троичного АЦП прямого преобразования в симуляторе электронных схем Circuit Simulator v1.6a.](#)

Модель разработана для показания возможности построения, способа построения и исследования некоторых характеристик троичных полностью последовательных АЦП прямого преобразования.

Аппаратные затраты в троичных АЦП равны - $3^n - 1$ ОУ, и они имеют 3^n уровней дискретизации. В двоичных — $2^n - 1$ ОУ и 2^n уровней дискретизации.

Время преобразования не зависит от амплитуды входного сигнала и равно $(2n - 1) \cdot t_{ou} + (n - 1) \cdot t_k$, где t_{ou} — время задержки в одном ОУ, а t_k — время переключения одного ключа, т.е. меньше, чем у двоичного АЦП с таким же числом уровней дискретизации, т.е. троичный быстрее двоичного.

Результат преобразования получается в одной из 24-х разновидностей двухуровневого двухбитного («двухпроводного») двоичнокодированного троичного кода (2-Level 2-Bit Binary Coded Ternary, 2L 2B BCT, 2B BCT), в «градусниковом» (в «термометрическом») коде (0,1,2)=(00,01,11).

Результат преобразования хорошо сопрягается с двоичными контроллерами и с

двоичными компьютерами. В один байт пакуются 4 двухбитных трита ($3^4=81$ уровень), а в два байта пакуются 8 двухбитных тритов ($3^8=6561$ уровень).

Так как время преобразования постоянно и не зависит от амплитуды входного сигнала, то полностью последовательный АЦП может работать в асинхронном режиме с временем опроса задаваемым программно в эвм. В случае отсутствия схемы выборки-хранения, в ответственные моменты возможен опрос с более меньшим временем, чем время полного преобразования, при этом соответственно будет уменьшаться точность преобразования, но старшие значащие разряды будут оставаться верными. Кроме этого, со схемой выборки-хранения, в случае изменения амплитуды входного сигнала, код на выходе преобразователя будет «устаревшим», а без схемы выборки-хранения менее точным, но более быстрым и всегда «новым».

Количества разрядов АЦП от числа ОУ при разных основаниях и количества уровней при 30-ти ОУ:

$$n_2 = (n_{\text{ОУ}} - 1) / 2 + 1 = 15.5 \quad 2^{n_2} = 2^{15.5} = 46\,340$$

$$n_3 = (n_{\text{ОУ}} - 2) / 3 + 1 = 10.3 \quad 3^{n_3} = 3^{10.3} = 85\,163$$

$$n_4 = (n_{\text{ОУ}} - 3) / 4 + 1 = 7.75 \quad 4^{n_4} = 4^{7.75} = 46\,340$$

Из этого следует, что троичные полностью последовательные АЦП прямого преобразования являются самыми точными и самыми экономичными по аппаратным затратам среди всех АЦП прямого преобразования, кроме полностью последовательного двоичного АЦП прямого преобразования по схеме Prinn'a [2] и кроме троичного полностью последовательного Фибоначчи-АЦП прямого преобразования Куликова-Prinn'a [3], которые, из-за множества недостатков, имеют некоторую значимость в теории, но почти непригодны для практического применения.

Троичные полностью последовательные АЦП прямого преобразования быстрее, точнее, надёжнее и дешевле, чем двоичные полностью последовательные АЦП прямого преобразования и немного медленнее четверичных и более -ичных, но точнее, из-за большего числа уровней дискретизации, надёжнее и дешевле, из-за меньшего числа деталей.

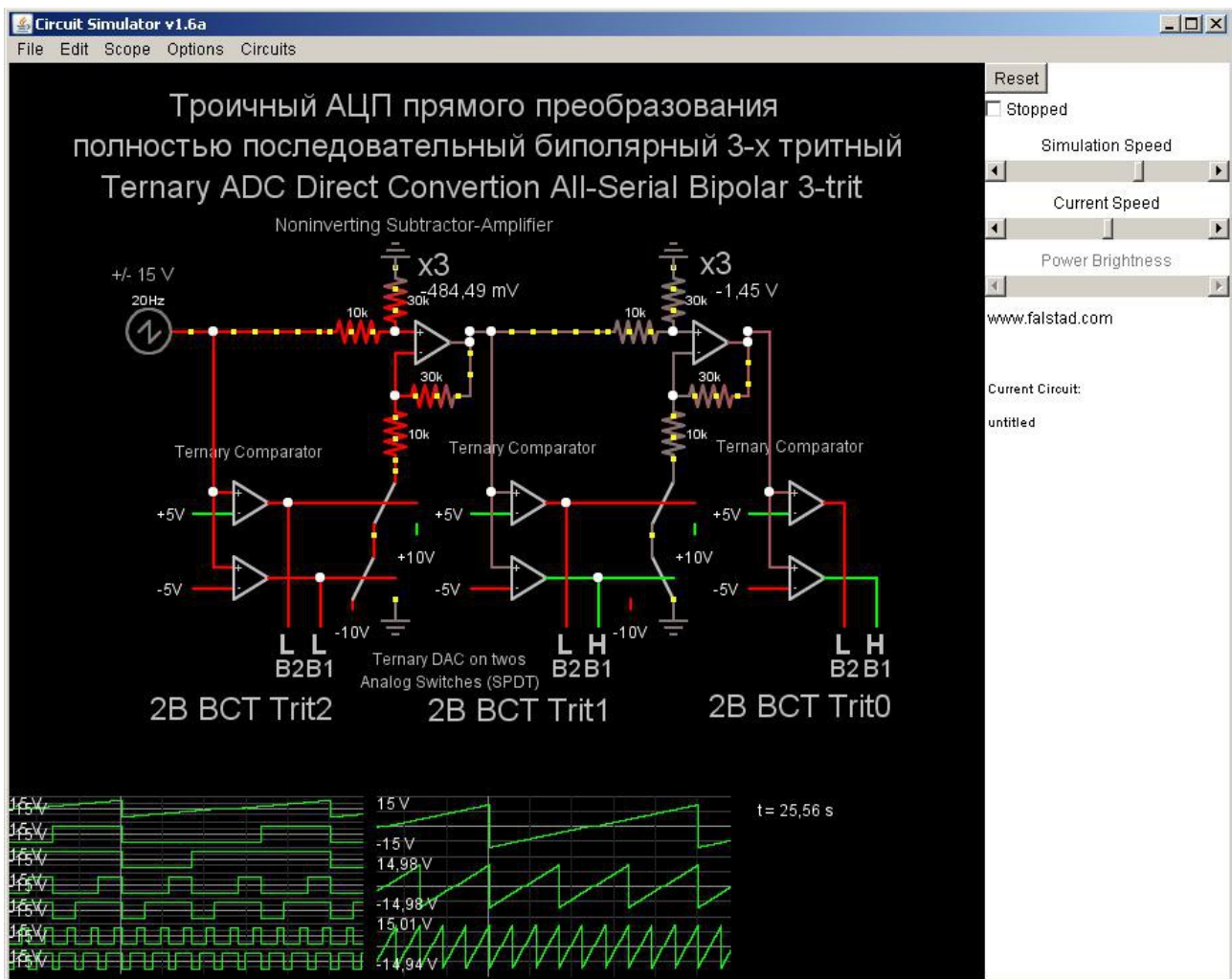


Рис. 5. Снимок модели 3-х тритного полностью последовательного троичного АЦП прямого преобразования в симуляторе электронных схем Circuit Simulator v1.6a.

Скачать: [Код модели 3-х тритного полностью последовательного троичного АЦП прямого преобразования в симуляторе электронных схем Circuit Simulator v1.6a.](#)

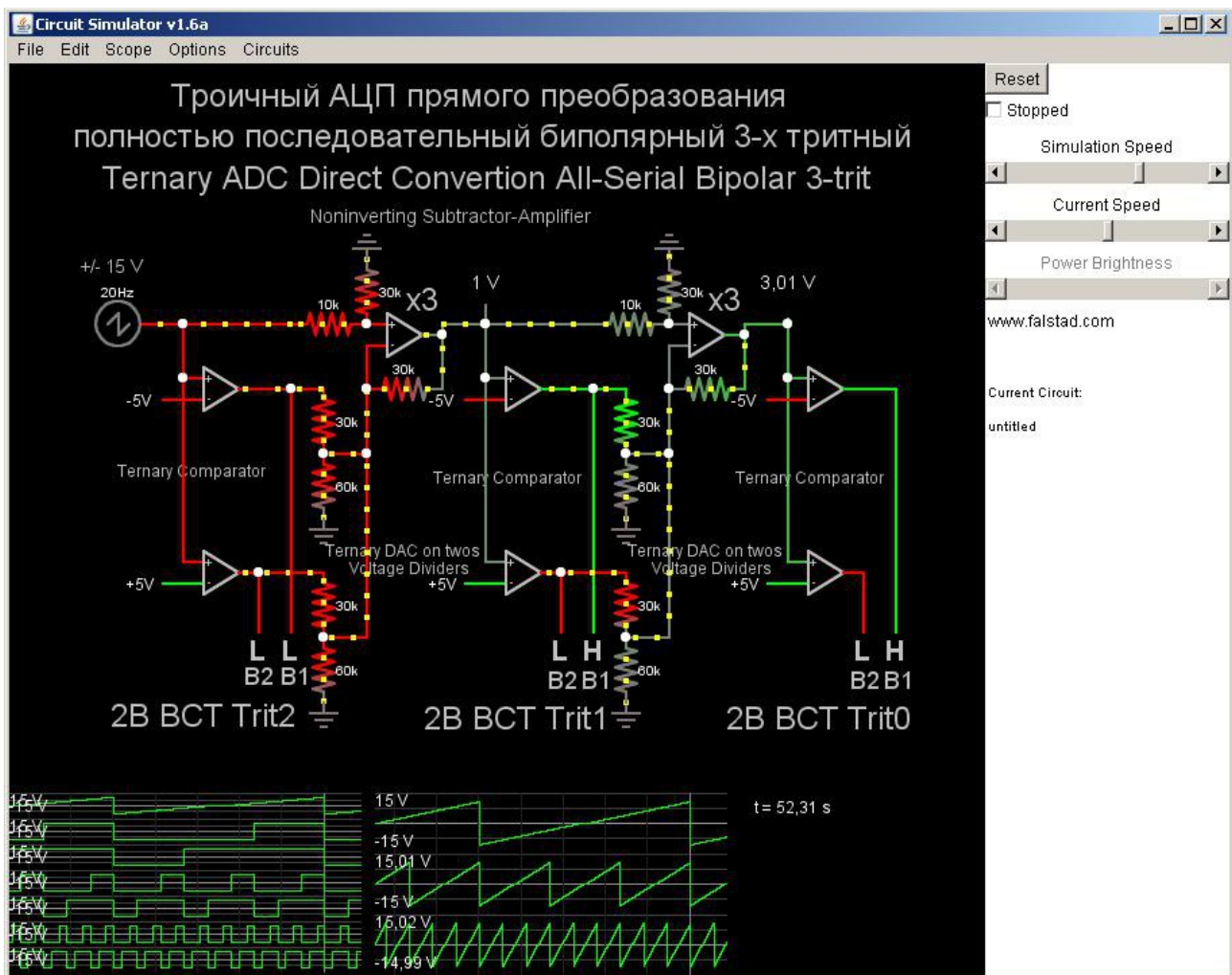


Рис. 6. Снимок модели 3-х тритного полностью последовательного троичного АЦП прямого преобразования с троичными однотритными ЦАПами на компараторах с делителями напряжений в качестве ключей в симуляторе электронных схем Circuit Simulator v1.6a.

Скачать: [Код модели 3-х тритного полностью последовательного троичного АЦП прямого преобразования с троичными однотритными ЦАПами на компараторах с делителями напряжений в качестве ключей в симуляторе электронных схем Circuit Simulator v1.6a.](#)

При троичных ЦАПах на компараторах с делителями напряжений в качестве ключей суммарный импеданс двух параллельных делителей должен быть равен сопротивлению R вычитателя (10кОм).

Очевидно, что два резистора в двух делителях напряжений на выходах компараторов по 60 кОм можно заменить одним резистором 30 кОм (рис.7), что уменьшает аппаратные затраты на 1 резистор на ступень АЦП. При этом два делителя напряжений преобразуются в сумматор напряжений на резисторах.

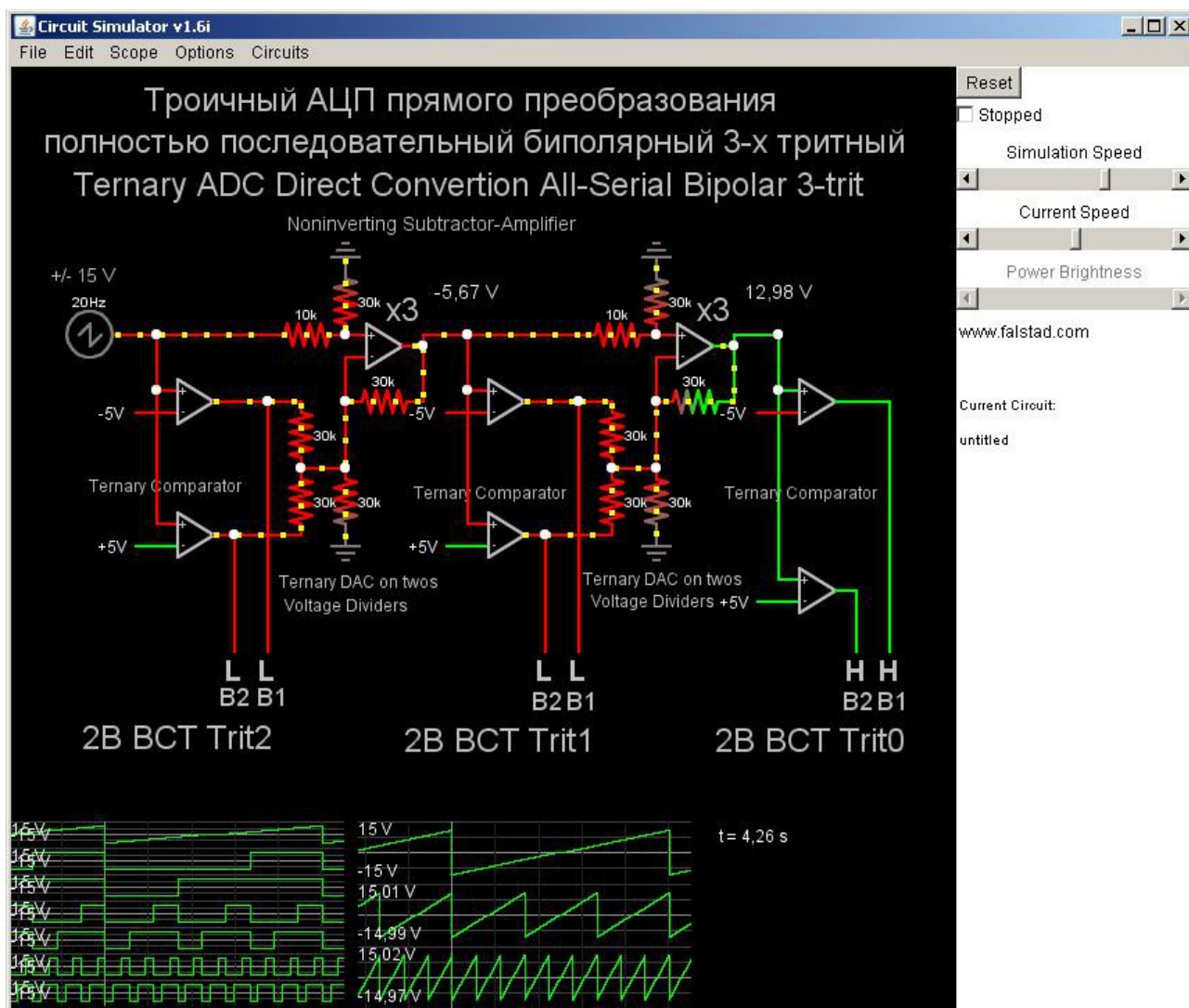


Рис. 7. Снимок модели 3-х тритного полностью последовательного троичного АЦП прямого преобразования с троичными однотритными ЦАПами на компараторах с сумматорами напряжений на резисторах в качестве ключей в симуляторе электронных схем Circuit Simulator v1.6i.

Скачать: [Код модели 3-х тритного полностью последовательного троичного АЦП прямого преобразования с троичными однотритными ЦАПами на компараторах с сумматорами напряжений на резисторах в качестве ключей в симуляторе электронных схем Circuit Simulator v1.6i.](#)

Литература:

1. [ANALOG DEVICES TUTORIAL MT-025 ADC Architectures VI: Folding ADCs](#)
2. [Prinn A.E. "Simple a-to-d converter". «WIRELESS WORLD», MAY, 1981, p.60.](#)
3. [Троичный полностью последовательный Фибоначчи-АЦП Куликова-Prinn'a с Фибоначчи-ЦАПом, однополярный, 6-ти вольтный, 4-х тритный.](#)

Куликов А.С., Россия-Русь, Москва, Царицыно, 6.02-5.05.2018 г.