

Сумматор Линга, Radix-2, 4-х битный

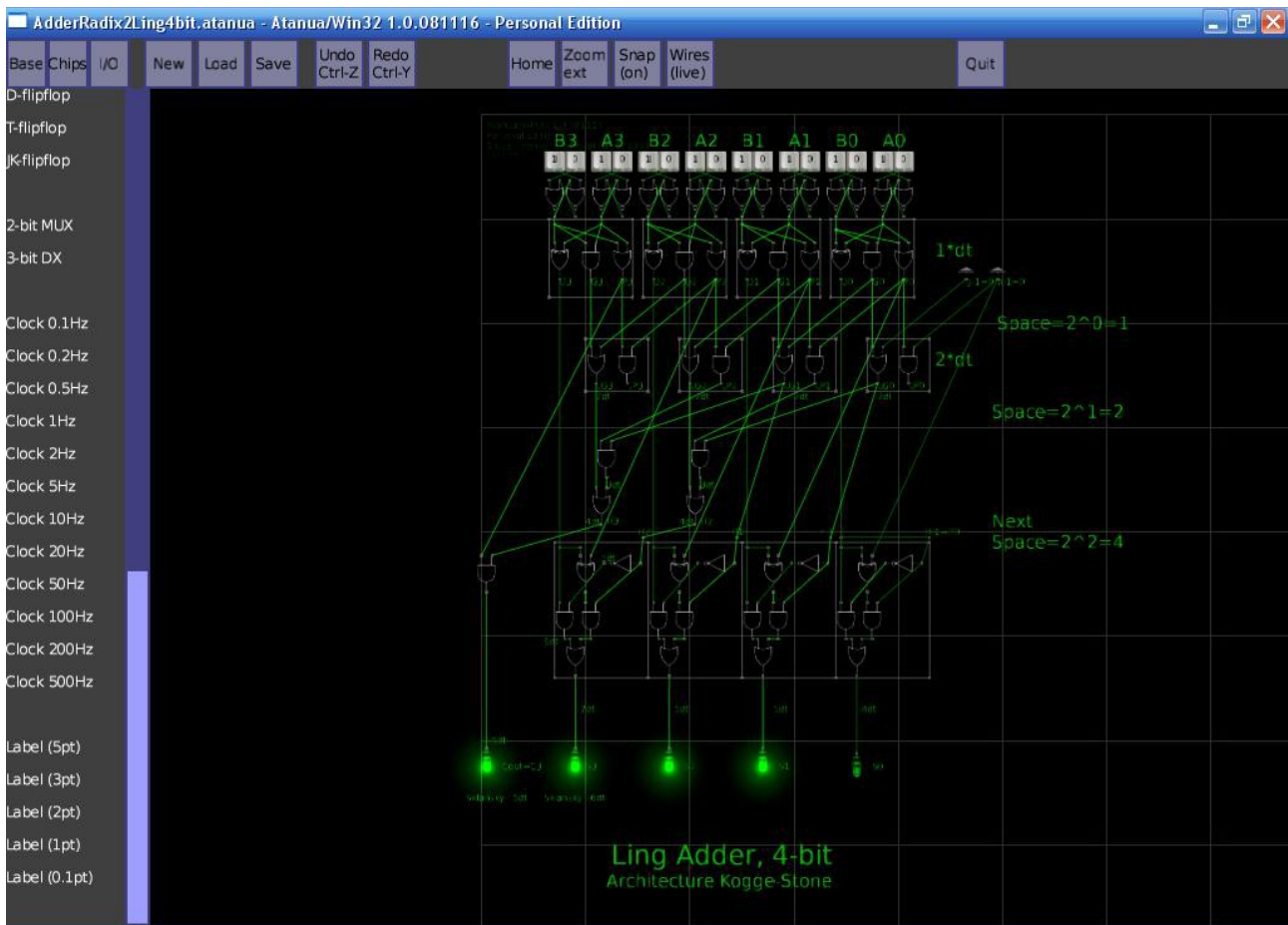


Рис.1. Снимок модели сумматора Линга, Radix-2, архитектуры Когге-Стоуна, 4-х битного (полубайтного, 16-тиричного, гексадецитного) в логическом симуляторе [Atanua/Win32 1.0.081116 - Personal Edition](http://atanua.com/).

Код модели сумматора Линга, Radix-2, архитектуры Когге-Стоуна, 4-х битного (полубайтного, 16-тиричного, гексадецитного) в логическом симуляторе Atanua/Win32:

<http://andserkul.narod.ru/AdderRadix2Ling4bit.atanua>

Сумматор Линга, Radix-2, архитектуры Когге-Стоуна, 4-х битный, в виде системы логических уравнений:

```
'-----Warning-----
P0 = A0 OR  B0      'Initial only CLA & Ling Propagate (not in PPA)
G0 = A0 AND B0      'Initial CLA & Ling & PPA Generate
D0 = A0 XOR  B0      'Only Ling Initial half bit generate (P0 in PPA)

P1 = A1 OR  B1
G1 = A1 AND B1
D1 = A1 XOR  B1

P2 = A2 OR  B2
G2 = A2 AND B2
D2 = A2 XOR  B2

P3 = A3 OR  B3
G3 = A3 AND B3
```

D3 = A3 XOR B3

```
'-----  
LP0 = P0 AND 0      'Ling Propagate  
LG0 = G0 OR 0       'Ling Generate  
  
LP1 = P1 AND P0  
LG1 = G1 OR G0  
  
LP2 = P2 AND P1  
LG2 = G2 OR G1  
  
LP3 = P3 AND P2  
LG3 = G3 OR G2  
  
'-----  
H0 = LG0            'Carry Ling  
  
H1 = LG1            'Carry Ling  
  
H2 = LG2 OR (LP1 AND LG0) 'Carry Ling  
  
H3 = LG3 OR (LP2 AND LG1) 'Carry Ling  
  
'-----  
S0 = (D0 AND 1-D0) OR ((D0 XOR 0) AND D0) 'S0=D0  
  
S1 = (D1 AND 1-H0) OR ((D1 XOR P0) AND H0)  
  
S2 = (D2 AND 1-H1) OR ((D2 XOR P1) AND H1)  
  
S3 = (D3 AND 1-H2) OR ((D3 XOR P2) AND H2)  
  
C3 = P3 AND H3     'Cout=C3
```

Программа проверки системы логических уравнений сумматора Линга, Radix-2, архитектуры Когге-Стоуна, 4-х битного, на TurboBasic'e:

<http://andserkul.narod.ru/R2L4B.bas>

Литература:

1. [4-Bit High-Speed Binary Ling Adder. Projjal Gupta. Member, IEEE Electronics and Communication Engineering SRM Institute of Science and Technology, Kattankulathur](#)

Приложение 1.

[TurboBasic 1.0](#)

Куликов А.С., Россия-Русь, Москва, Царицыно, версия 2021.10.09.