

# Сумматор Скланского, Radix-2, 8-ми битный

## Sklansky Radix-2

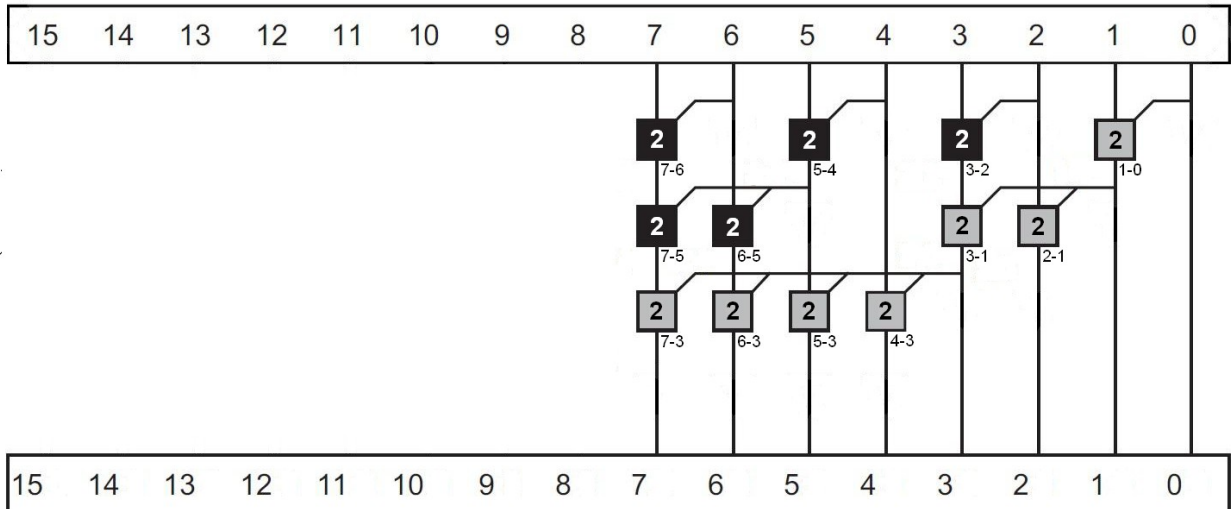


Рис.1. Блок-схема генератора переносов сумматора Скланского, Radix-2, 8-ми разрядного.

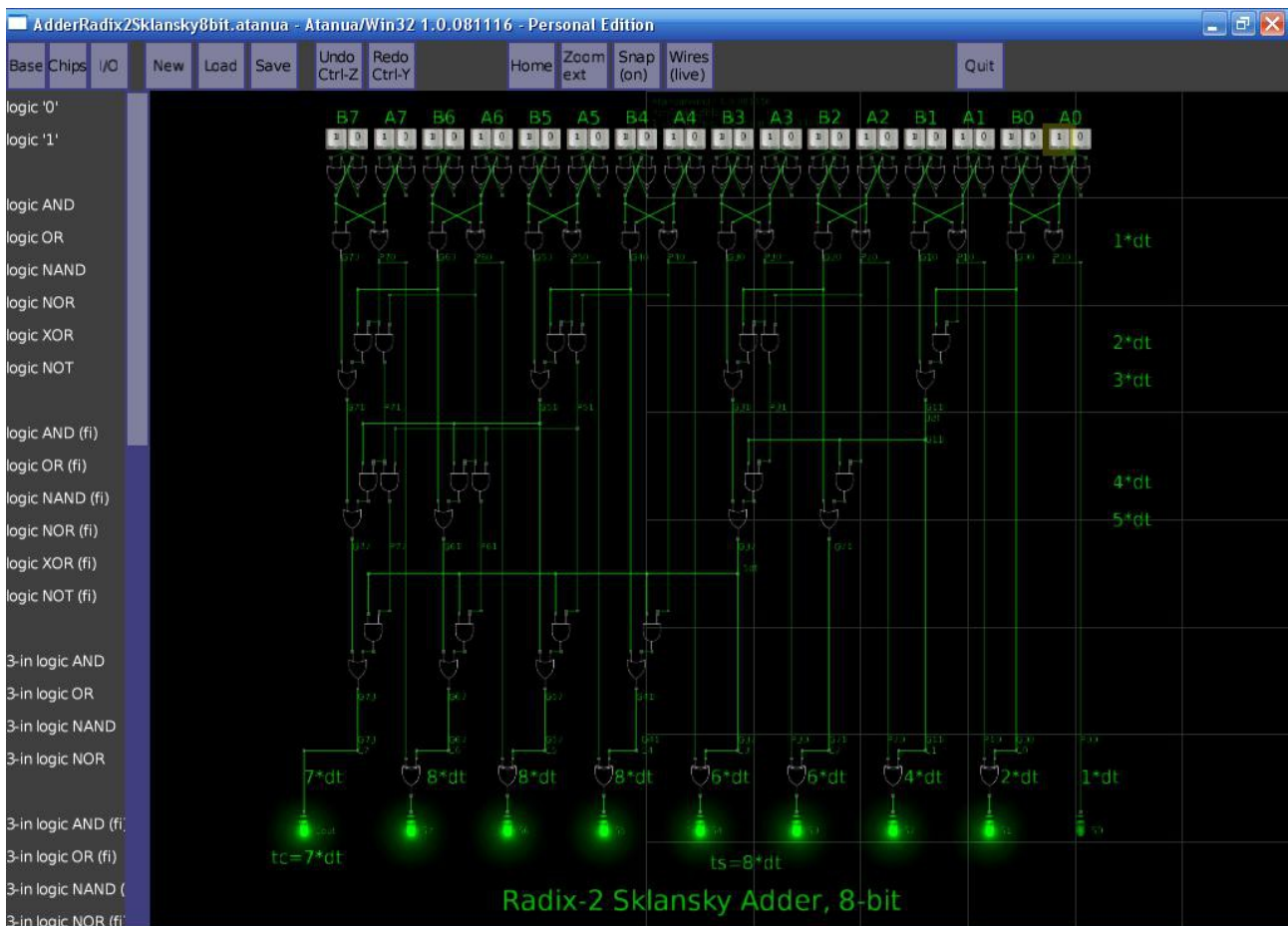


Рис.2. Снимок модели сумматора Скланского, Radix-2, 8-ми битного (однобайтного, 256-тиричного) в логическом симуляторе [Atanua/Win32 1.0.081116 - Personal Edition](#).

Код модели сумматора Скланского, Radix-2, 8-ми битного (однобайтного, 256-

тиричного) в логическом симуляторе Atanua/Win32:  
<http://andserkul.narod.ru/AdderRadix2Sklansky8bit.atanua>

Сумматор Склянского, Radix-2, 8-ми битный (однобайтный), в виде логических уравнений:

```
'-----  
P00 = A0 XOR B0  
G00 = A0 AND B0  
  
P10 = A1 XOR B1  
G10 = A1 AND B1  
  
P20 = A2 XOR B2  
G20 = A2 AND B2  
  
P30 = A3 XOR B3  
G30 = A3 AND B3  
  
P40 = A4 XOR B4  
G40 = A4 AND B4  
  
P50 = A5 XOR B5  
G50 = A5 AND B5  
  
P60 = A6 XOR B6  
G60 = A6 AND B6  
  
P70 = A7 XOR B7  
G70 = A7 AND B7  
  
'-----  
G11 = G10 OR (P10 AND G00)  
  
P31 = P30 AND P20  
G31 = G30 OR (P30 AND G20)  
  
P51 = P50 AND P40  
G51 = G50 OR (P50 AND G40)  
  
P71 = P70 AND P60  
G71 = G70 OR (P70 AND G60)  
  
'-----  
G21 = G20 OR (P20 AND G11)  
  
G32 = G31 OR (P31 AND G11)  
  
P61 = P60 AND P51  
G61 = G60 OR (P60 AND G51)  
  
P72 = P71 AND P51  
G72 = G71 OR (P71 AND G51)  
  
'-----  
G41 = G40 OR (P40 AND G32)  
  
G52 = G51 OR (P51 AND G32)  
  
G62 = G61 OR (P61 AND G32)
```

G73 = G72 OR (P72 AND G32)

'-----  
S0 = P00

S1 = P10 XOR G00

S2 = P20 XOR G11

S3 = P30 XOR G21

S4 = P40 XOR G32

S5 = P50 XOR G41

S6 = P60 XOR G52

S7 = P70 XOR G62

Cout = G73

Программа проверки логических уравнений сумматора Склянского, Radix-2, 8-ми битного (однобайтного), на TurboBasic'e:

<http://andserkul.narod.ru/R2SKL8B.bas>

Так как параллельно префиксные сумматоры, в том числе и Склянского, строят не последовательным соединением блоков с единицей переноса на входе, а целиком двухаргументными (двухоперандными), то в них исчезают понятия «полусумматор» и «полный сумматор», но сохраняются понятия «двухаргументный» и «трёхаргументный» (с единицей переноса на входе), причём «трёхаргументные» (с единицей переноса на входе) теоретически возможны, но практически в них нет почти никакой нужды.

Литература:

1. [IMPLEMENTATION OF 32 BIT BRENT KUNG ADDER USING COMPLEMENTARY PASS TRANSISTOR LOGIC](#) By NOEL DANIEL GUNDI. 2.8 Tree Adders. 2.8.1 Sklansky, p.18, Figure 2.5 16-bit Sklansky Adder.

2. [Parallel prefix adders](#). Kostas Vitoroulis, 2006. Presented to Dr. A. J. Al-Khalili. Concordia University. 1960: J. Sklansky - conditional adder.

3. [Delay Analysis of Parallel-Prefix Adders](#). Geeta Rani, Sachin Kumar. Figure 8: 16-bit Sklansky Conditional-Sum Adder

4. [Сумматор Склянского, Radix-2, 4-х битный](#). Куликов А. С.

5. [Сумматор Склянского, Radix-2, 16-ти битный](#). Куликов А. С.

6. [Сумматор Склянского, Radix-3, 4-х битный](#). Куликов А. С.

7. [Сумматор Склянского, Radix-3, 8-ми битный](#). Куликов А. С.

8. [Сумматор Склянского, Radix-4, 4-х битный](#). Куликов А. С.

9. [Сумматор Склянского, Radix-4, 8-ми битный. Куликов А. С.](#)
10. [Сумматор Склянского, Radix-4, 16-ти битный. Куликов А. С.](#)
11. [Сумматор Склянского, Radix-8, 8-ми битный. Куликов А. С.](#)
12. [Сумматор Склянского, Radix-8, 16-ти битный. Куликов А. С.](#)
13. [Сумматор Склянского, Radix-16, 16-ти битный. Куликов А. С.](#)
14. [Сумматор, троичный, Radix-2, 1-но тритный. Куликов А. С.](#)
15. [Сумматор, троичный, Radix-2, 2-х тритный. Куликов А. С.](#)

Приложение 1.

[TurboBasic 1.0](#)

Куликов А.С., Россия-Русь, Москва, Царицыно, версия 2021.10.10.