

# Сумматор Скланского, Radix-3, 4-х битный

Sklansky Radix-3

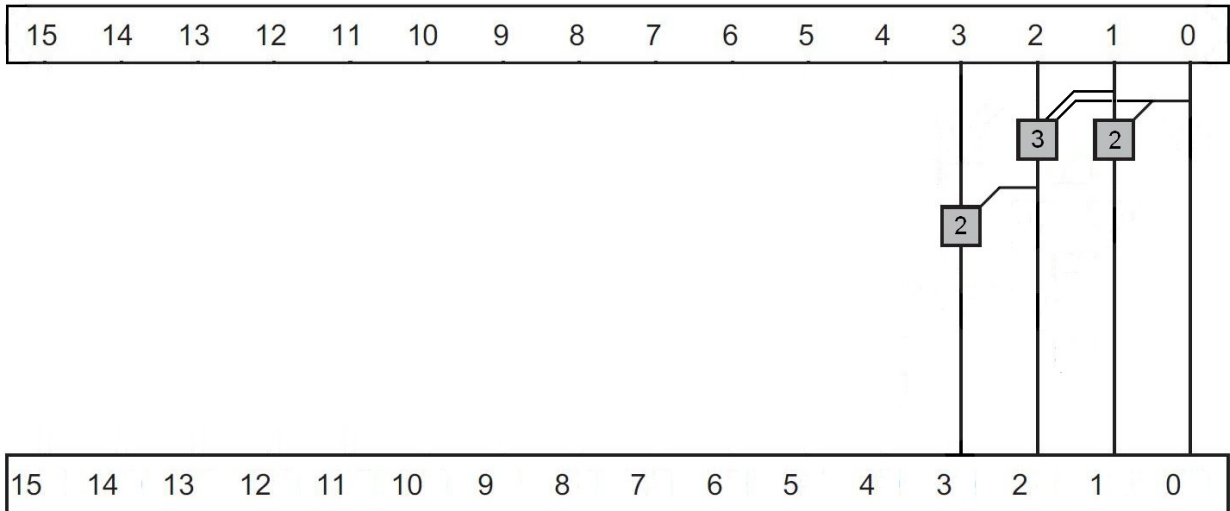


Рис.1. Блок-схема генератора переносов сумматора Скланского, Radix-3, 4-х разрядного (используются двух- и трёхвходовые (аргументные) операторы (функции) и 2G и 3G (Gray2 и Gray3) (без вычисления операторов (функций) P2 и G2). В операторе 3G порядок подключения входов имеет значение (2-1-0).

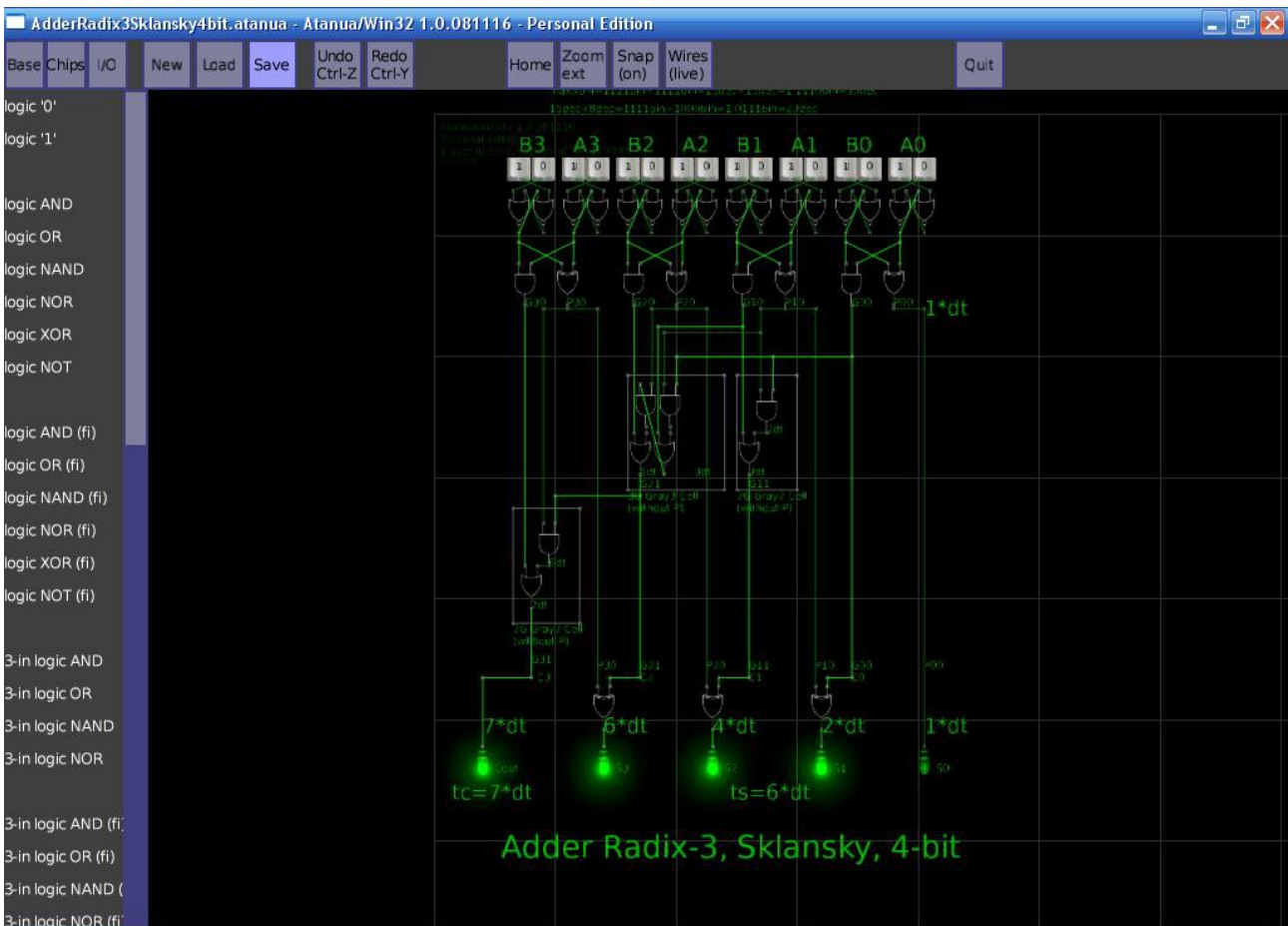


Рис.2. Снимок модели сумматора Скланского, Radix-3, 4-х битного (полубайтного, 16-тиричного, гексадецичного) в логическом симуляторе [Atanua/Win32 1.0.081116 - Personal Edition](#).

Код модели сумматора Склянского, Radix-3, 4-х битного (полубайтного, 16-тиричного, гексадецитного) в логическом симуляторе Atanua/Win32:  
<http://andserkul.narod.ru/AdderRadix3Sklansky4bit.atanua>

Сумматор Склянского, Radix-3, 4-х битный (полубайтный), в виде логических уравнений:

```
'-----  
P00 = A0 XOR B0  
G00 = A0 AND B0  
  
P10 = A1 XOR B1  
G10 = A1 AND B1  
  
P20 = A2 XOR B2  
G20 = A2 AND B2  
  
P30 = A3 XOR B3  
G30 = A3 AND B3  
  
'-----  
G11 = G10 OR (P10 AND G00)  
  
G21 = G20 OR (P20 AND (G10 OR (P10 AND G00)))  
  
'-----  
G31 = G30 OR (P30 AND G21)  
  
'-----  
S0 = P00  
  
S1 = P10 XOR G00  
  
S2 = P20 XOR G11  
  
S3 = P30 XOR G21  
  
Cout = G31
```

Программа проверки логических уравнений сумматора Склянского, Radix-3, 4-х битного (полубайтного), на TurboBasic'e:  
<http://andserkul.narod.ru/R3SKL4B.bas>

Так как параллельно префиксные сумматоры, в том числе и сумматор Склянского, Radix-3 строятся не последовательным соединением блоков с единицей переноса на входе, а целиком двухаргументными (двухоперандными), то в них исчезают понятия «полусумматор» и «полный сумматор», но сохраняются понятия «двухаргументный» и «трёхаргументный» (с единицей переноса на входе), причём «трёхаргументные» (с единицей переноса на входе) теоретически возможны, но практически в них нет почти никакой нужды.

Литература:

1. [Logical Effort of Higher Valency Adders. David Harris. Harvey Mudd College 301 E. Twelfth St. Claremont, CA 91711](#)

2. Design Space Exploration for Power-Efficient Mixed-Radix Ling Adders. Chung-Kuan Cheng Computer Science and Engineering Depart. University of California, San Diego.

Приложение 1.

[TurboBasic 1.0](#)

Куликов А.С., Россия-Русь, Москва, Царицыно, версия 2021.10.02.