

Сумматор Когге-Стоуна, Radix-4, 4-х битный

Kogge-Stone Radix 4

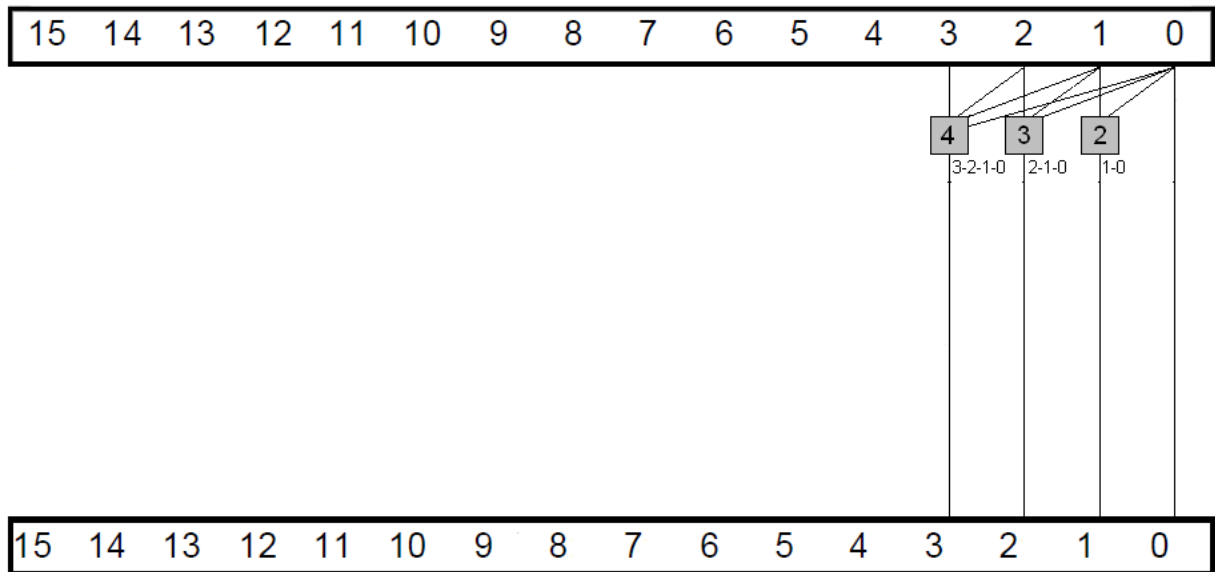


Рис.1. Блок-схема генератора переносов сумматора Когге-Стоуна, Radix-4, 4-х разрядного.

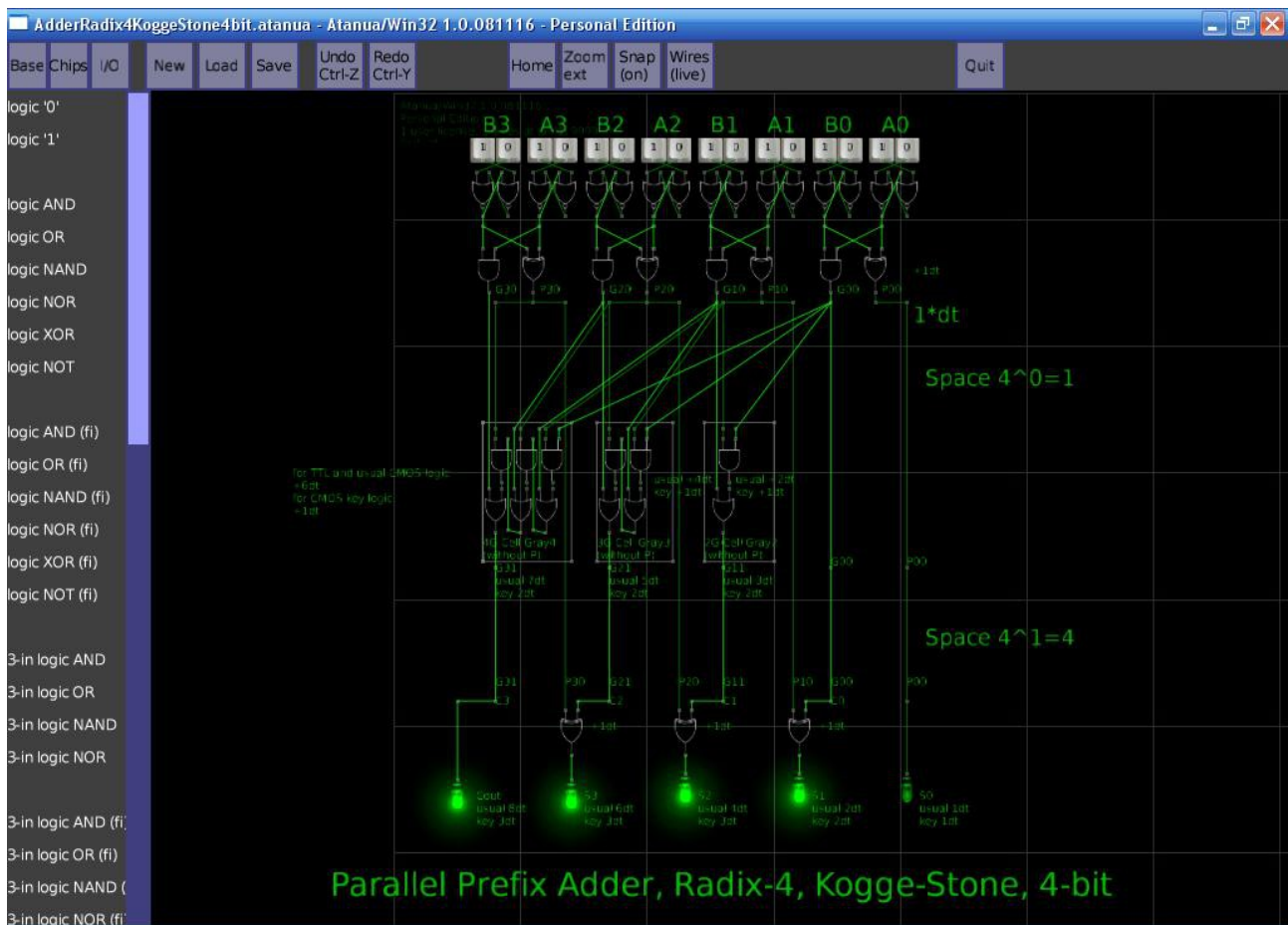


Рис.2. Снимок модели сумматора Когге-Стоуна, Radix-4, 4-х битного, в логическом симуляторе [Atanua/Win32 1.0.081116 - Personal Edition](#).

Код модели сумматора Когге-Стоуна, Radix-4, 4-х битного, в логическом симуляторе Atanua/Win32:

<http://andserkul.narod.ru/AdderRadix4KoggeStone4bit.atanua>

Сумматор Когге-Стоуна, Radix-4, 4-х битный, в виде логических уравнений:

```
'-----
P00 = A0 XOR B0
G00 = A0 AND B0

P10 = A1 XOR B1
G10 = A1 AND B1

P20 = A2 XOR B2
G20 = A2 AND B2

P30 = A3 XOR B3
G30 = A3 AND B3

'-----
G11 = G10 OR (P10 AND G00)

G21 = G20 OR (P20 AND (G10 OR (P10 AND G00)))

G31 = G30 OR (P30 AND (G20 OR (P20 AND (G10 OR (P10 AND G00))))

Cout=G31

'-----
S0 = P00

S1 = P10 XOR G00

S2 = P20 XOR G11

S3 = P30 XOR G21
```

Программа проверки логических уравнений сумматора Когге-Стоуна, Radix-4, 4-х битного, на TurboBasic'e:

<http://andserkul.narod.ru/R4KS4B.bas>

Разница в схемотехнике.

Логические уравнения оператора вычисления P и G одинаковы и для оператора вычисления P и G на обычной физической реализации логики (TTL и CMOS) и для оператора вычисления P и G на физической реализации логики на CMOS-ключах, но при физической реализации логики на CMOS-ключах суммарное время задержки (gate delay, delay time, $n*dt$) вычисляется иначе и значительно меньше, чем на обычной логике, т. е. быстродействие оператора вычисления P и G при физической реализации логики на CMOS-ключах значительно выше. Блоки в рамках при физической реализации логики на CMOS-ключах вычисляют значения P и G за время равное $1*dt$, где dt - время задержки в одном типовом физическом логическом элементе.

Так как параллельно префиксные сумматоры (Parallel Prefix Adders, PPA), в том числе и сумматоры Когге-Стоуна с основаниями больше 2, строятся не

трёхаргументными (трёхоперандными) блоками с единицей переноса на входе и с последовательным соединением блоков, а целиком двухаргументными (двухоперандными), то в них исчезают понятия «полусумматор» и «полный сумматор», но сохраняются понятия «двухаргументный» и «трёхаргументный» (с единицей переноса на входе), причём «трёхаргументные» (с единицей переноса на входе) теоретически возможны, но практически в них нет почти никакой нужды.

Литература:

1. [Kogge-Stone adder. Wikipedia.](#)
2. [Logical Effort of Higher Valency Adders. David Harris](#)
3. [Design Space Exploration for Power-Efficient Mixed-Radix Ling Adders. Chung-Kuan Cheng. Computer Science and Engineering Depart. University of California, San Diego.](#)

Приложение 1.

[TurboBasic 1.0](#)

Куликов А.С., Россия-Русь, Москва, Царицыно, версия 2021.10.04.