

Сумматор Скланского, Radix-4, 16-ти битный

Sklansky Radix-4

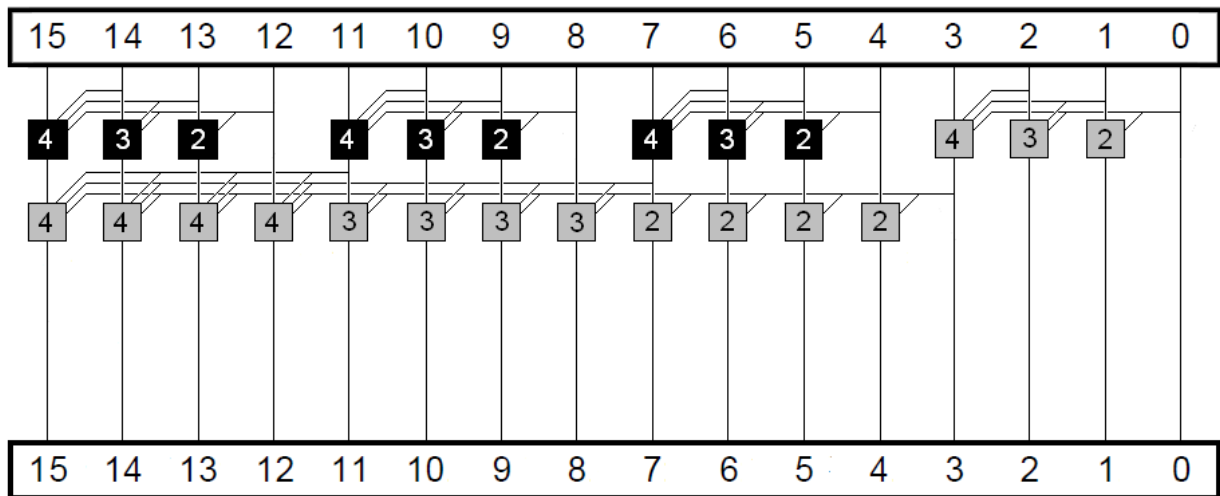


Рис.1. Блок-схема генератора переносов сумматора Скланского, Radix-4, 16-ти разрядного (используются и двух, и трёх и четырёх входовые (аргументные) операторы (функции) 2G, 3G и 4G (Gray2, Gray3 и Gray4) (без вычисления функций 2P, 3P и 4P) и 2GP, 3GP и 4GP (Black2, Black3 и Black4) (с вычислением функций 2P, 3P и 4P)).

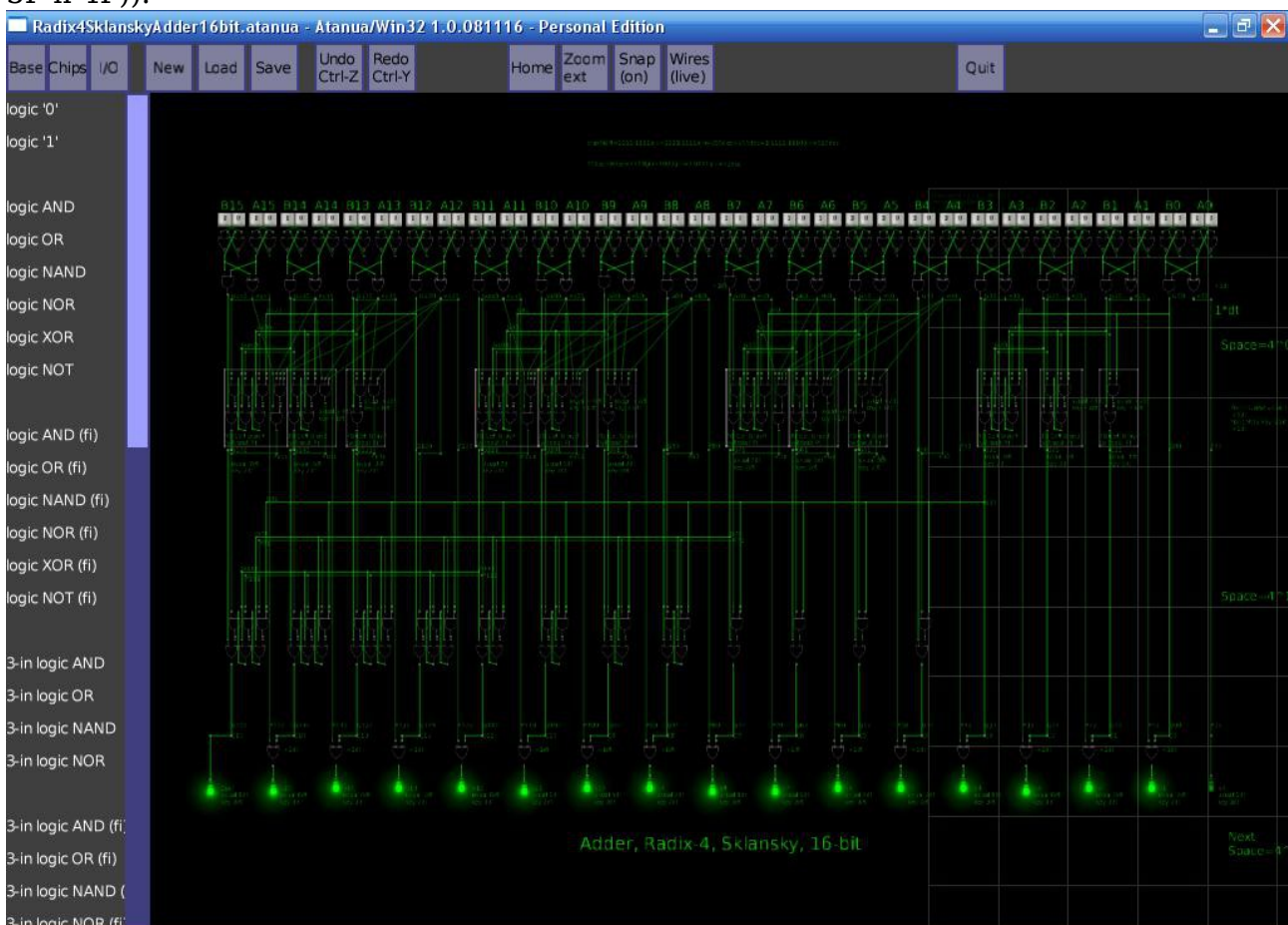


Рис.2. Снимок модели сумматора Скланского, Radix-4, 16-ти битного (двухбайтного, 64К-ричного) в логическом симуляторе [Atanua/Win32 1.0.081116 - Personal Edition](http://atanua.com/).

Код модели сумматора Скланского, Radix-4, 16-ти битного (двухбайтного) в логическом симуляторе Atanua/Win32:

<http://andserkul.narod.ru/AdderRadix4Sklansky16bit.atanua>

Сумматор Скланского, Radix-4, 16-ти битный (двухбайтный), в виде логических уравнений:

```
'-----  
P00 = A0 XOR B0  
G00 = A0 AND B0  
  
P10 = A1 XOR B1  
G10 = A1 AND B1  
  
P20 = A2 XOR B2  
G20 = A2 AND B2  
  
P30 = A3 XOR B3  
G30 = A3 AND B3  
  
P40 = A4 XOR B4  
G40 = A4 AND B4  
  
P50 = A5 XOR B5  
G50 = A5 AND B5  
  
P60 = A6 XOR B6  
G60 = A6 AND B6  
  
P70 = A7 XOR B7  
G70 = A7 AND B7  
  
P80 = A8 XOR B8  
G80 = A8 AND B8  
  
P90 = A9 XOR B9  
G90 = A9 AND B9  
  
P100 = A10 XOR B10  
G100 = A10 AND B10  
  
P110 = A11 XOR B11  
G110 = A11 AND B11  
  
P120 = A12 XOR B12  
G120 = A12 AND B12  
  
P130 = A13 XOR B13  
G130 = A13 AND B13  
  
P140 = A14 XOR B14  
G140 = A14 AND B14  
  
P150 = A15 XOR B15  
G150 = A15 AND B15  
  
'-----  
G11 = G10 OR (P10 AND G00)  
  
G21 = G20 OR (P20 AND (G10 OR (P10 AND G00)))
```

```

G31 = G30 OR (P30 AND (G20 OR (P20 AND (G10 OR (P10 AND G00))))))

P51 = P50 AND P40
G51 = G50 OR (P50 AND G40)

P61 = P60 AND P50 AND P40
G61 = G60 OR (P60 AND (G50 OR (P50 AND G40)))

P71 = P70 AND P60 AND P50 AND P40
G71 = G70 OR (P70 AND (G60 OR (P60 AND (G50 OR (P50 AND G40))))))

P91 = P90 AND P80
G91 = G90 OR (P90 AND G80)

P101 = P100 AND P90 AND P80
G101 = G100 OR (P100 AND (G90 OR (P90 AND G80)))

P111 = P110 AND P100 AND P90 AND P80
G111 = G110 OR (P110 AND (G100 OR (P100 AND (G90 OR (P90 AND G80))))))

P131 = P130 AND P120
G131 = G130 OR (P130 AND G120)

P141 = P140 AND P130 AND P120
G141 = G140 OR (P140 AND (G130 OR (P130 AND G120)))

P151 = P150 AND P140 AND P130 AND P120
G151 = G150 OR (P150 AND (G140 OR (P140 AND (G130 OR (P130 AND G120))))))

'-----
G41 = G40 OR ( P40 AND G31)

G52 = G51 OR ( P51 AND G31)

G62 = G61 OR ( P61 AND G31)

G72 = G71 OR ( P71 AND G31)

G81 = G80 OR ( P80 AND ( G71 OR ( P71 AND G31)))

G92 = G91 OR ( P91 AND ( G71 OR ( P71 AND G31)))

G102 = G101 OR (P101 AND ( G71 OR ( P71 AND G31)))

G112 = G111 OR (P111 AND ( G71 OR ( P71 AND G31)))

G121 = G120 OR (P120 AND (G111 OR (P111 AND (G71 OR (P71 AND G31))))))

G132 = G131 OR (P131 AND (G111 OR (P111 AND (G71 OR (P71 AND G31))))))

G142 = G141 OR (P141 AND (G111 OR (P111 AND (G71 OR (P71 AND G31))))))

G152 = G151 OR (P151 AND (G111 OR (P111 AND (G71 OR (P71 AND G31))))))

'-----
S0 = P00

S1 = P10 XOR G00

S2 = P20 XOR G11

S3 = P30 XOR G21

```

S4 = P40 XOR G31
S5 = P50 XOR G41
S6 = P60 XOR G52
S7 = P70 XOR G62
S8 = P80 XOR G72
S9 = P90 XOR G81
S10 = P100 XOR G92
S11 = P110 XOR G102
S12 = P120 XOR G112
S13 = P130 XOR G121
S14 = P140 XOR G132
S15 = P150 XOR G142
Cout = G152

Программа проверки логических уравнений сумматора Склянского, Radix-4, 16-ти битного (двухбайтного), на TurboBasic'e:
<http://andserkul.narod.ru/R4SKL16B.bas>

Так как параллельно префиксные сумматоры, в том числе и сумматор Склянского, Radix-4, строятся не последовательным соединением блоков с единицей переноса на входе, а целиком двухаргументными (двухоперандными), то в них исчезают понятия «полусумматор» и «полный сумматор», но сохраняются понятия «двухаргументный» и «трёхаргументный» (с единицей переноса на входе), причём «трёхаргументные» (с единицей переноса на входе) теоретически возможны, но практически в них нет почти никакой нужды.

Литература:

1. [Logical Effort of Higher Valency Adders. David Harris. Harvey Mudd College 301 E. Twelfth St. Claremont, CA 91711](#)
2. [Design Space Exploration for Power-Efficient Mixed-Radix Ling Adders. Chung-Kuan Cheng Computer Science and Engineering Depart. University of California, San Diego.](#)

Приложение 1.

[TurboBasic 1.0](#)

Куликов А.С., Россия-Русь, Москва, Царицыно, версия 2021.10.02.

