# Сумматор Beaumont-Smith'a

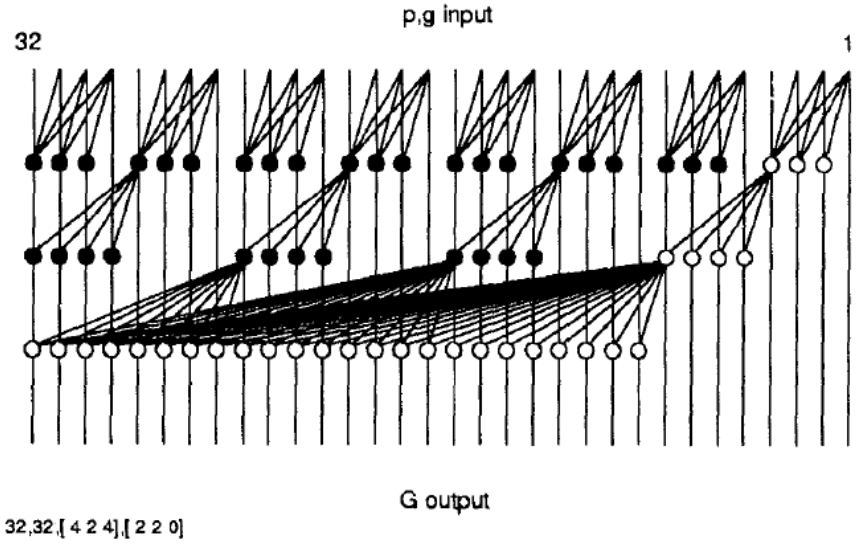


**Figure 5. 32–bit carry tree : small delay solution (after Kogge–Stone adder).**

Рис.1. Граф древа генератора переносов 32-х битного сумматора Beaumont-Smith'a с малой задержкой.

В операторах с белыми кружками вычисляются значения только функции G (Generate), в операторах же с чёрными кружками (black) вычисляются значения и функции G и функции P (Propagate). Следует отметить, что начертание графа древа переносов приведённое в статье Beaumont-Smith'a имеет наибольшую степень абстрагирования, т. е. наиболее экономично по сравнению с другими видами начертания.

Таблицы валентностей операторов P и G в сумматорах Склянского, Beaumont-Smith'a и Когге-Стоуна:

```
Sklansky, Radix-4, 32-bit, 8dt
 3         2         1
10987654321098765432109876543210
--------------------------------          TTL, Key
                                 Step 0, 1dt, 1dt
--------------------------------
432_432_432_432_432_432_432_432_  Step 1, 3dt, 2dt
444433332222____444433332222____  Step 2, 5dt, 3dt
2222222222222222                  Step 3, 7dt, 4dt
--------------------------------
                                 Sum,    8dt, 5dt
--------------------------------
```

```
Beaumont-Smith, Radix-4, 32-bit, 8dt
 3         2         1
10987654321098765432109876543210
--------------------------------          TTL, Key
                                  Step 0, 1dt, 1dt
--------------------------------
432_432_432_432_432_432_432_432_  Step 1, 3dt, 2dt
2222____2222____2222____2222____  Step 2, 5dt, 3dt
444444443333333322222222________  Step 3, 7dt, 4dt
--------------------------------
                                  Sum,    8dt, 5dt
--------------------------------


Kogge-Stone, Radix-4, 32-bit, 8dt
 3         2         1
10987654321098765432109876543210
--------------------------------          TTL, Key
                                  Step 0, 1dt, 1dt
--------------------------------
444444444444444444444444444432_  Step 1, 3dt, 2dt
444444444444444433332222________  Step 2, 5dt, 3dt
2222222222222222________________  Step 3, 7dt, 4dt
--------------------------------
                                  Sum,    8dt, 5dt
--------------------------------
```

Как можно заметить в таблицах, сумматор Склянского и сумматор Beaumont-Smith'a экономичнее, чем сумматор Когге-Стоуна, а, из-за особенностей древ, 16-ти битные radix-4 сумматоры Склянского и Когге-Стоуна имеют две ступени вместо трёх в 16-ти битном radix-4 сумматоре Beaumont-Smith'a, т. е. на 2dt быстрее.

8-ми битный сумматор Beaumont-Smith'a в виде системы логических уравнений:

```
'
'--- Step 0 ---------------------------------------
P00 = A0 XOR B0                                  '1dt
G00 = A0 AND B0                                  '1dt

P01 = A1 XOR B1                                  '1dt
G01 = A1 AND B1                                  '1dt

P02 = A2 XOR B2                                  '1dt
G02 = A2 AND B2                                  '1dt

P03 = A3 XOR B3                                  '1dt
G03 = A3 AND B3                                  '1dt

P04 = A4 XOR B4                                  '1dt
G04 = A4 AND B4                                  '1dt

P05 = A5 XOR B5                                  '1dt
G05 = A5 AND B5                                  '1dt

P06 = A6 XOR B6                                  '1dt
G06 = A6 AND B6                                  '1dt

P07 = A7 XOR B7                                  '1dt
G07 = A7 AND B7                                  '1dt
'--- Step 1 ---------------------------------------
G10 = G00                            'Valency-1   1dt
G11 = G01 OR_
      P01 AND G00                    'Valency-2   3dt
G12 = G02 OR_
      P02 AND G01 OR_
```

```
      P02 AND P01 AND G00          'Valency-3   3dt
G13 = G03 OR_
      P03 AND G02 OR_
      P03 AND P02 AND G01 OR_
      P03 AND P02 AND P01 AND G00  'Valency-4   3dt
P14 = P04                          'Valency-1   1dt
G14 = G04                          'Valency-1   1dt
P15 = P05 AND P04                  'Valency-2   2dt
G15 = G05 OR _
      P05 AND G04                  'Valency-2   3dt
P16 = P06 AND P05 AND P04          'Valency-3   2dt
G16 = G06 OR_
      P06 AND G05 OR_
      P06 AND P05 AND G04          'Valency-3   3dt
P17 = P07 AND P06 AND P05 AND P04  'Valency-4   2dt
G17 = G07 OR_
      P07 AND G06 OR_
      P07 AND P06 AND G05 OR_
      P07 AND P06 AND P05 AND G04  'Valency-4   3dt
'--- Step 2 ----------------------------------------
G20 = G10                                       '1dt, C1
G21 = G11                                       '3dt, C2
G22 = G12                                       '3dt, C3
G23 = G13                                       '3dt, C4
G24 = G14 OR (P14 AND G13)                      '5dt, C5
G25 = G15 OR (P15 AND G13)                      '5dt, C6
G26 = G16 OR (P16 AND G13)                      '5dt, C7
G27 = G17 OR (P17 AND G13)                      '5dt, C8
'--- Sum ----------------------------------------
S0 = P00                                        '1dt
S1 = P01 XOR G20                                '2dt
S2 = P02 XOR G21                                '4dt
S3 = P03 XOR G22                                '4dt
S4 = P04 XOR G23                                '4dt
S5 = P05 XOR G24                                '6dt
S6 = P06 XOR G25                                '6dt
S7 = P07 XOR G26                                '6dt
S8 =         G27                                '5dt, S8=C8=Cout
```

Программа проверки 8-ми битного сумматора Beaumont-Smith'a в Borland TurboBasic'e: BS8BV4.BAS

Быстродействие сумматоров Склянского и Когге-Стоуна с параллельными операторами P и G на логических элементах типа TTL:

| Количество разрядов | n=2 | n=4 | n=8 | n=16 | n=32 | n=64 |
|---|---|---|---|---|---|---|
| radix-2 | | | | | | |
| Количество шагов | s=1 | s=2 | s=3 | s=4 | s=5 | s=6 |
| Время сложения | 4dt | 6dt | 8dt | 10dt | 12dt | 14dt |
| radix-4 | | | | | | |
| Количество шагов | | s=1 | s=2 | s=2 | s=3 | s=3 |
| Время сложения | | 4dt | 6dt | 6dt | 8dt | 8dt |
| radix-8 | | | | | | |
| Количество шагов | | | s=1 | s=2 | s=2 | s=2 |
| Время сложения | | | 4dt | 6dt | 6dt | 6dt |
| radix-16 | | | | | | |
| Количество шагов | | | | s=1 | s=2 | s=2 |
| Время сложения | | | | 4dt | 6dt | 6dt |
| radix-32 | | | | | | |
| Количество шагов | | | | | s=1 | s=2 |
| Время сложения | | | | | 4dt | 6dt |
| radix-64 | | | | | | |
| Количество шагов | | | | | | s=1 |
| Время сложения | | | | | | 4dt |

Литература:

1. Beaumont-Smith, Cheng-Chew Lim, “Parallel Prefix Adder Design”, IEEE, 2001.
2. Logical Effort of Higher Valency Adders. D. Harris. Harvey Mudd College, 301 E. Twelfth St. Claremont, CA 91711
3. Сумматор Beaumont-Smith'a, radix-4, 16-ти битный. Куликов А.С.

Приложение:
Borland TurboBasic

Куликов А. С., Россия-Русь, Москва, Царицыно, версия 2024.05.07.