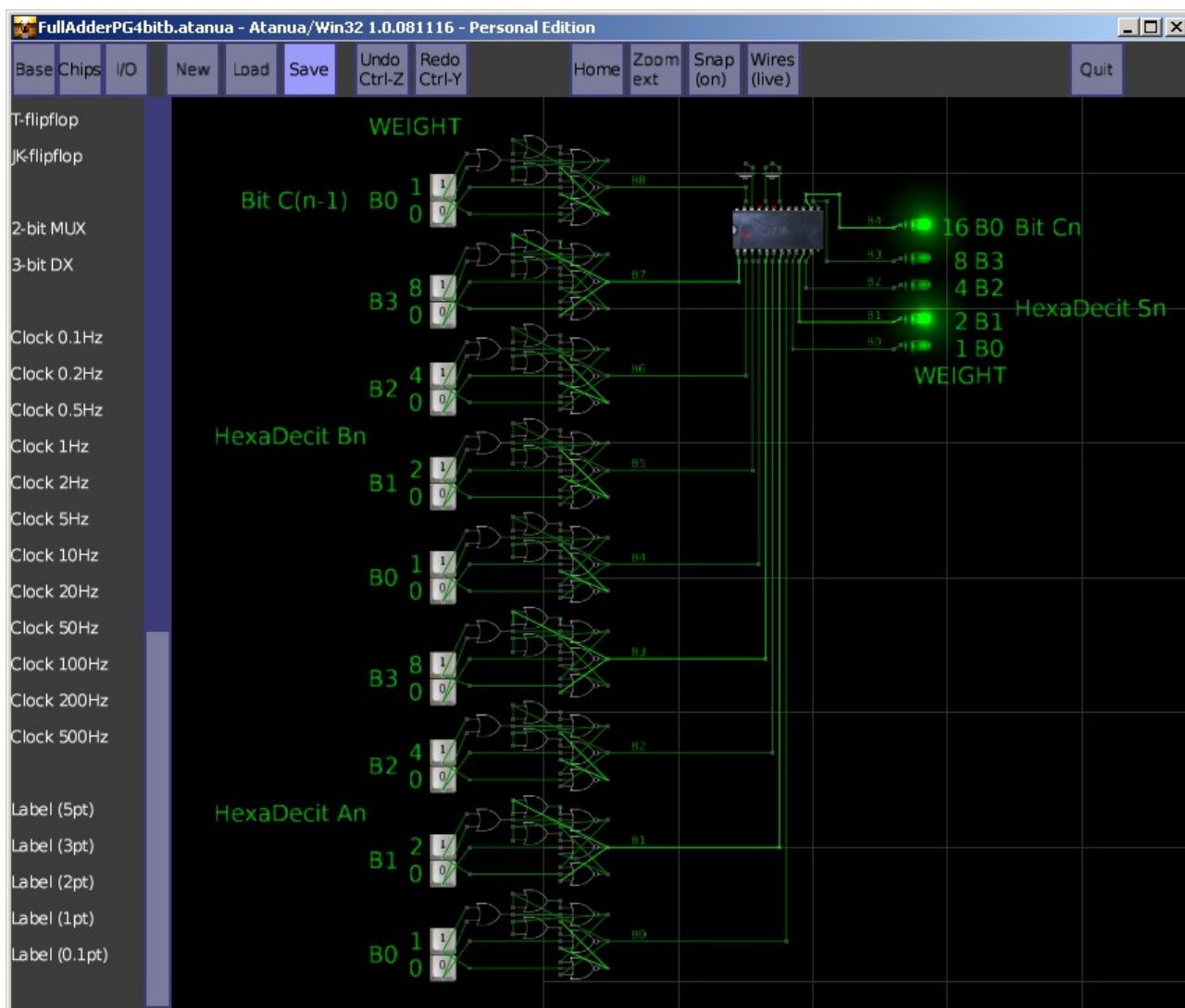


## Сумматор, 4-х битный, полный, параллельногрупповой (табличный), на ПЗУ



Снимок модели 4-х битного полного параллельногруппового (табличного) сумматора на ПЗУ в логическом симуляторе Atanua/Win32 1.0.081116 - Personal Edition.

В обычных сумматорах результат сложения (сумма) вычисляется при каждом обращении к сумматору. В табличном сумматоре результаты сложения (таблица сложения, таблица сумм) вычисляются заранее и записываются в память (ОЗУ, ПЗУ). При обращении к табличному сумматору суммы не вычисляются, а считываются из заранее вычисленной таблицы сложения. Время считывания результата сложения из заранее вычисленной таблицы сложения равно  $2*dt$  ( $1*dt$  в дешифраторе +  $1*dt$  в шифраторе), что в 3 (три) раза меньше, чем время сложения в 4-х битном сумматоре Когге-Стоуна.

Сумматор является двоичнокодированным шестнадцатиричным (4-Bit BinaryCodedHexaDecimal, 4B BCHD). Так как в сумматоре одновременно складываются три операнда, два гексадесимала (HexaDecit, HD) и бит переноса из

предыдущего разряда, то сумматор является полным.

Код модели 4-х битного полного параллельногруппового (табличного) сумматора на ПЗУ в логическом симуляторе Atanua/Win32 1.0.081116 - Personal Edition:  
<http://andserkul.narod.ru/FullAdderPG4bit.atanua>