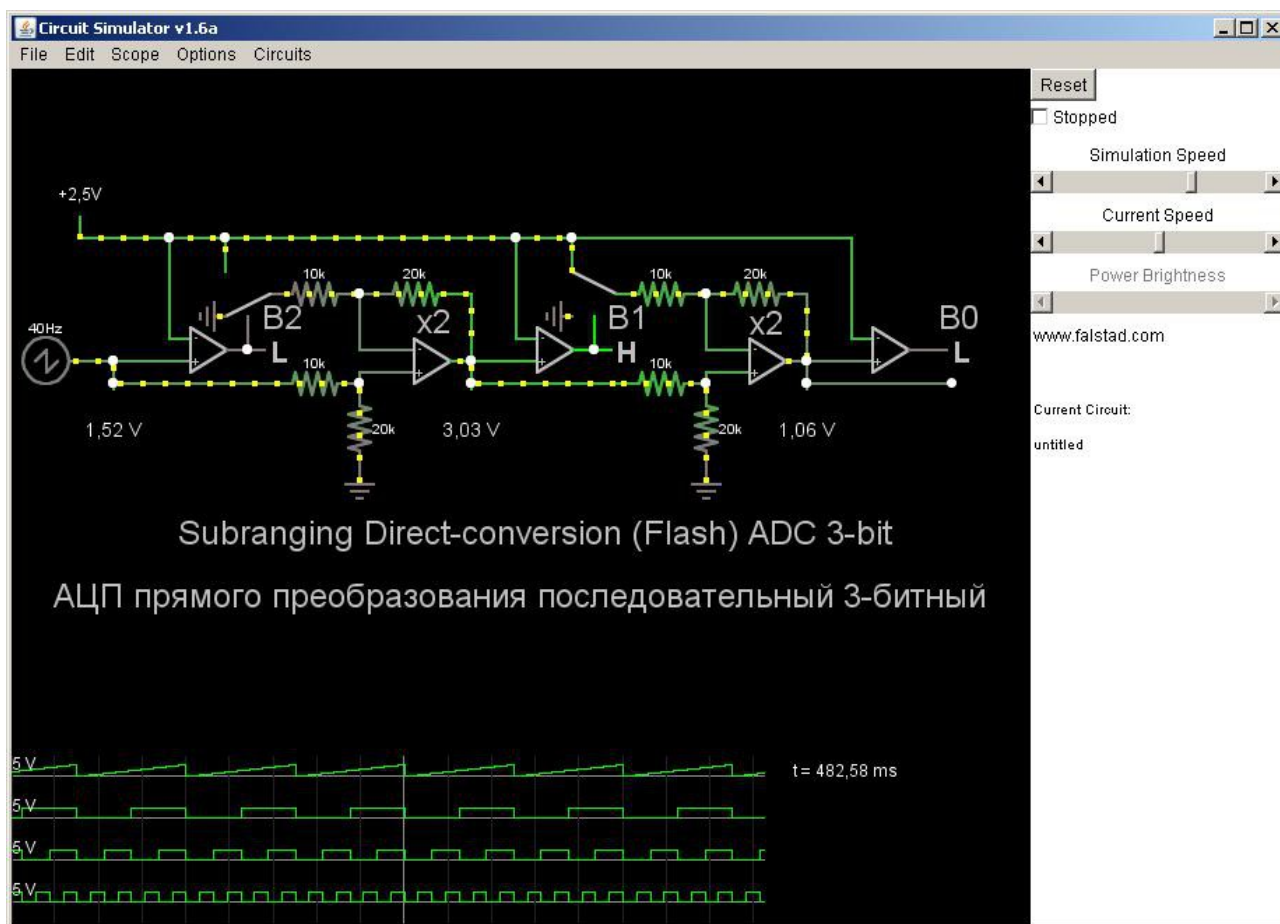


## АЦП прямого преобразования, последовательный, 3-х битный



Снимок модели 3-х битного последовательного АЦП прямого преобразования в симуляторе электронных схем Circuit Simulator v1.6a.

Аппаратные затраты равны  $(2n-1)$  ОУ, т.е. для 8-ми битного АЦП потребуется 17 ОУ вместо 255 ОУ в случае параллельного АЦП прямого преобразования, т.е. более, чем в 10 раз меньше.

Время преобразования равно  $(2n-1)d_{toy} + (n-1)d_{tk}$ , где  $d_{toy}$  — время задержки в одном ОУ, а  $d_{tk}$  — время переключения одного аналогового ключа.

Первый компаратор сравнивает входное напряжение с половиной размаха (2,5 Вольта) и определяет значение старшего значащего разряда (СЗР), т.е. в каком из двух поддиапазонов находится входное напряжение. Значение СЗР определяет, какую величину (0 Вольт или 2,5 Вольта) нужно вычесть из входного напряжения для дальнейшего преобразования. Вычитание и усиление разности в 2 раза производит второй ОУ. Затем процесс повторяется следующими каскадами. Последний компаратор определяет значение младшего значащего разряда (МЗР) и после него вычитатель не нужен.