

Куликов А.С.

Троичный Фибоначчи-ЦАП на 1-й резисторной матрице токов 3R-4R(6R), однополярный, с одним источником напряжения, 3-х тритный

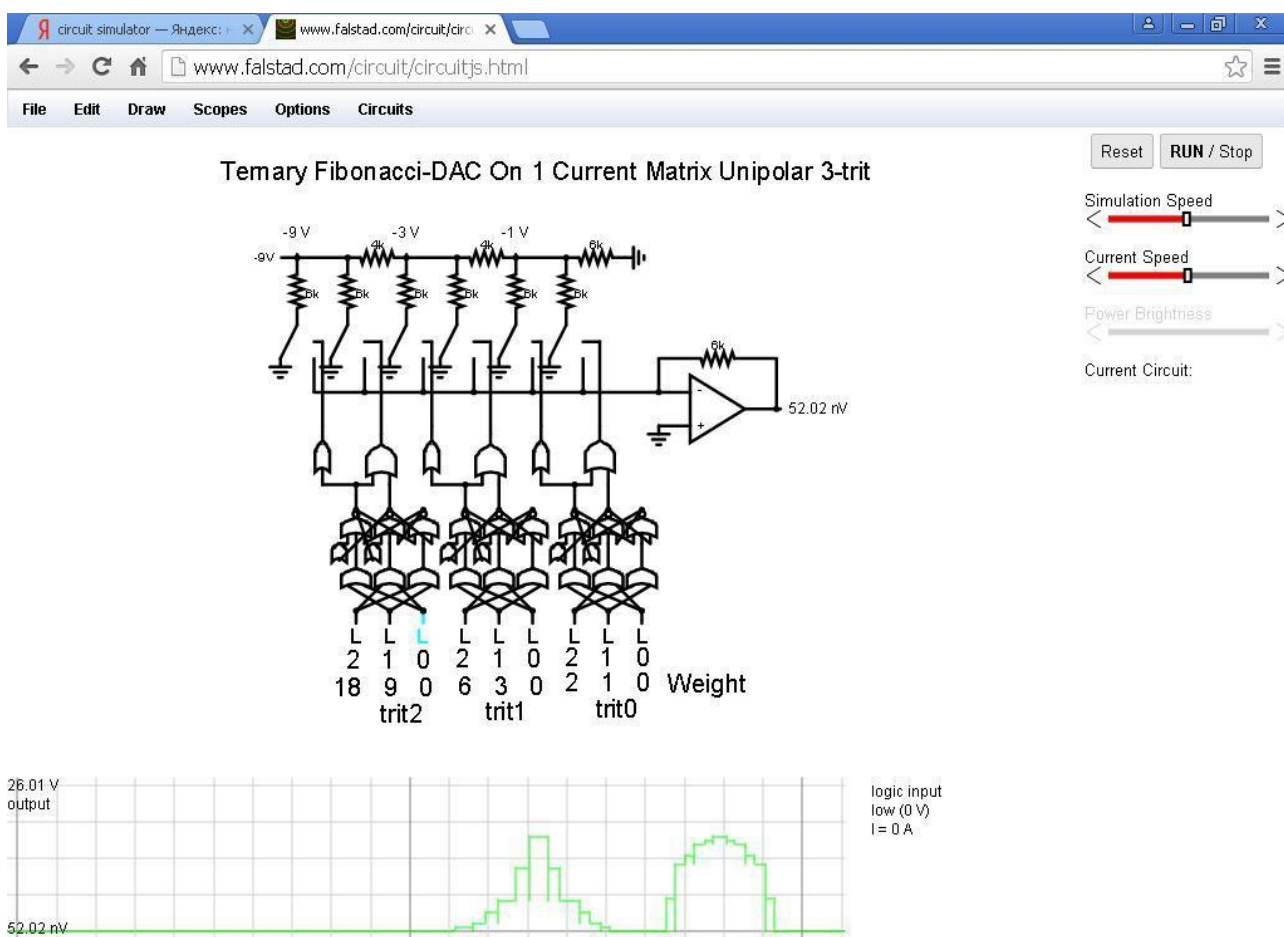


Рис. 1. Снимок модели троичного Фибоначчи-ЦАП на 1-й резисторной матрице токов 3R-4R(терминатор 6R) со сдвоенными резисторами 3R (два по 6R параллельно), однополярного, с одним источником напряжения, 3-х тритного, в онлайн HTML5-версии симулятора электронных схем Circuit Simulator.

Скачать: [Код модели троичного Фибоначчи-ЦАП на одной резисторной матрице токов 3R-4R\(6R\), 3-х тритного, в онлайн HTML5-версии симулятора электронных схем Circuit Simulator в виде файла без расширения.](#)

Троичные трёхбитные S0S1S2-триггеры (троичные подобия двоичных RS-триггеров) служат для ввода тритов и к схеме собственно ЦАП не относятся.

ЦАП управляется двумя битами одного трита в «градусниковом» («термометрическом») коде. Логические элементы 2ИЛИ (2-in OR, OR2) преобразуют трёхбитный одноединичнопозиционный трит с троичного трёхбитного триггера в двухбитный трит в «градусниковом» («термометрическом») коде. Логические элементы ДА (YES, повторители, буферы) выравнивают времена задержек и устраняют «риски» и «гонки» из-за «рисок» в следующих каскадах.

ЦАП безопасен от к.з. при случайном включении двух ключей.

Динамический диапазон: $U_{\max}/U_{\text{мзр}}=27\text{В}/1\text{В}=27$ (28,6...дБ).

Литература:

1. [ANALOG DEVICES TUTORIAL MT-013 Evaluating High Speed DAC Perfomance by Walt Kester.](#)
2. [ANALOG DEVICES TUTORIAL MT-014 Basic DAC Architectures I: String DACs and Thermometer \(Fully Decoded\) DACs by Walt Kester.](#)
3. [ANALOG DEVICES TUTORIAL MT-015 Basic DAC Architectures II: Binary DACs by Walt Kester.](#)
4. [Онлайн HTML5-версия симулятора электронных схем Circuit Simulator Falstad'a P. \(USA\).](#)

Андрей Куликов, Россия-Русь, Москва, Царицыно, 12.05.2018.