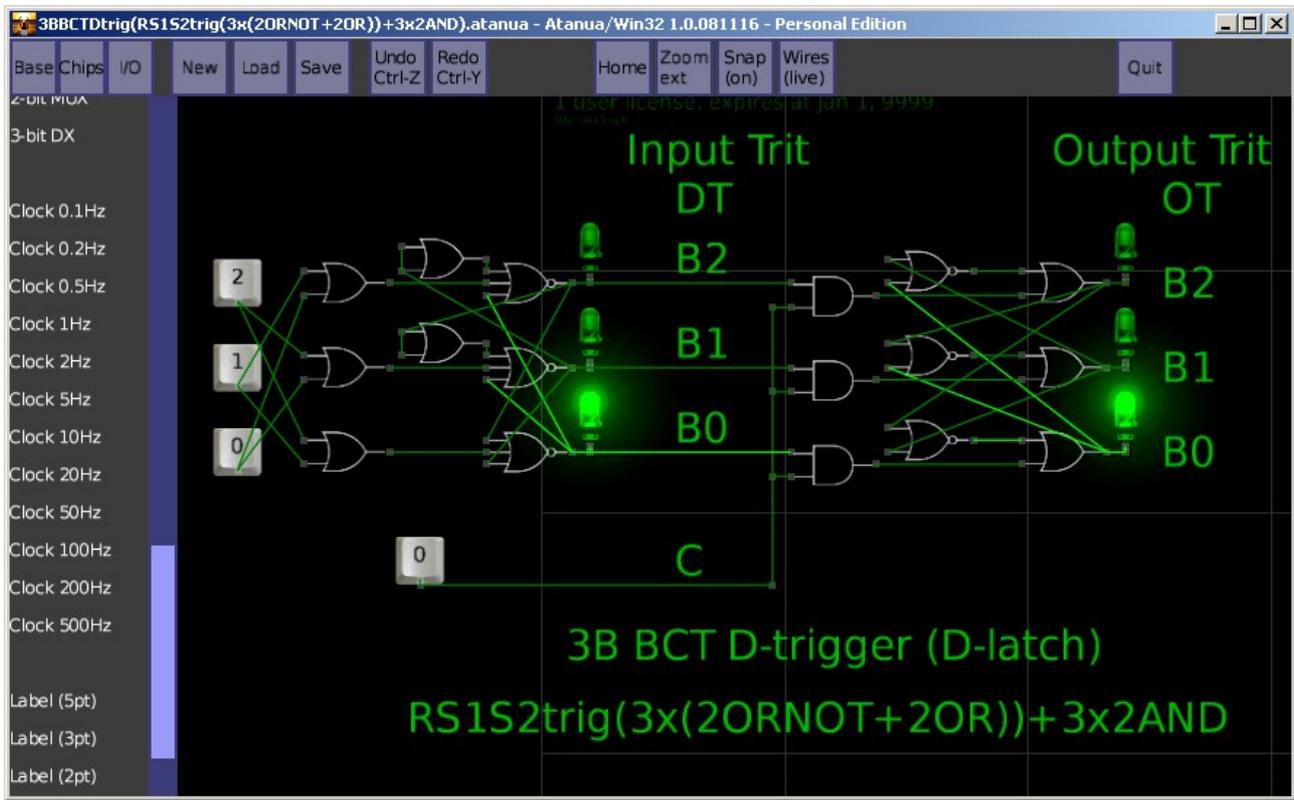


Троичный трёхбитный (3В ВСТ) одноступенчатый D-триггер (D-latch) $RS1S2trig(3x(2ORNOT+2OR))+3x2AND$



Снимок модели троичного трёхбитного (3В ВСТ) одноступенчатого D-триггера (D-latch) $RS1S2trig(3x(2ORNOT+2OR))+3x2AND$ в логическом симуляторе Atanua/Win32 1.0.081116 - Personal Edition.

Код модели троичного трёхбитного (3В ВСТ) одноступенчатого D-триггера (D-latch) $RS1S2trig(3x(2ORNOT+2OR))+3x2AND$ в логическом симуляторе Atanua/Win32 1.0.081116 - Personal Edition:

<http://andserkul.narod.ru/3BBCTDtrig-RS1S2trig-3x-2ORNOT2OR-3x2AND-.atanua>