

Троичный трёхбитный (3В ВСТ) счётный триггер (T-flipflop) $2xDtrig(RS1S2(3x4ORNOT)+3x2AND)+NOT$

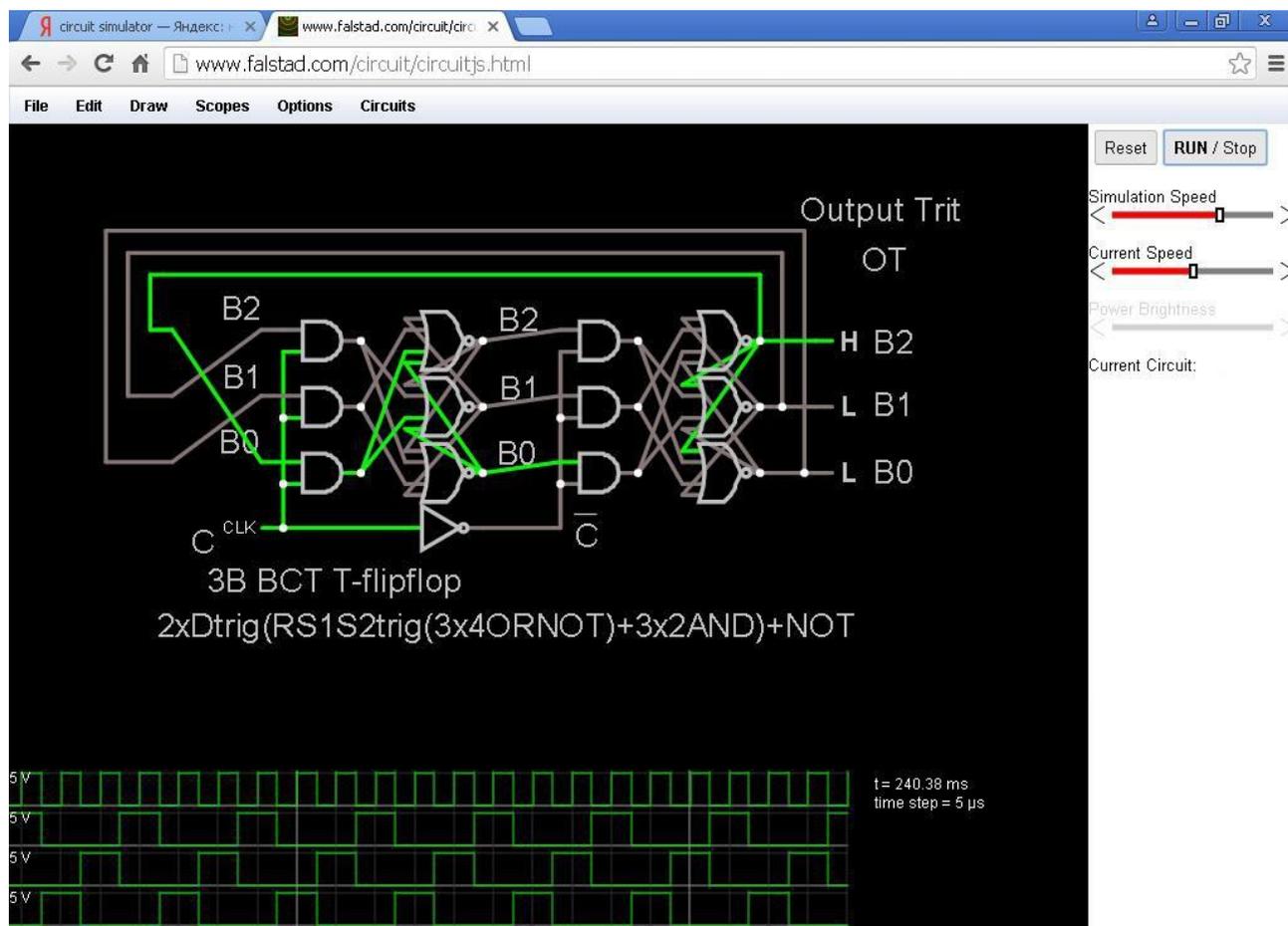


Рис. 1. Снимок модели троичного трёхбитного (3В ВСТ) счётного триггера (T-flipflop) $2xDtrig(RS1S2trig(3x4ORNOT)+3x2AND)+NOT$ в [онлайн HTML5-версии симулятора электронных схем Circuit Simulator version 2.1.15js \(pfalstad\)](http://www.falstad.com/circuit/circuitjs.html).

Код модели троичного трёхбитного (3В ВСТ) счётного триггера (T-flipflop) $2xDtrig(RS1S2trig(3x4ORNOT)+3x2AND)+NOT$ в [онлайн HTML5-версии симулятора электронных схем Circuit Simulator version 2.1.15js \(pfalstad\)](http://andserkul.narod.ru/3BBCTTtrig-2xDtrig-RS1S2trig-3x4ORNOT-3x2AND-NOT.txt):
<http://andserkul.narod.ru/3BBCTTtrig-2xDtrig-RS1S2trig-3x4ORNOT-3x2AND-NOT.txt>

А. Куликов, Россия-Русь, Москва, Царицыно, 5.07.2018.