

Троичный трёхбитный (3В ВСТ) счётный триггер (Т-триггер) на логических элементах в базе ИЛИ-НЕ

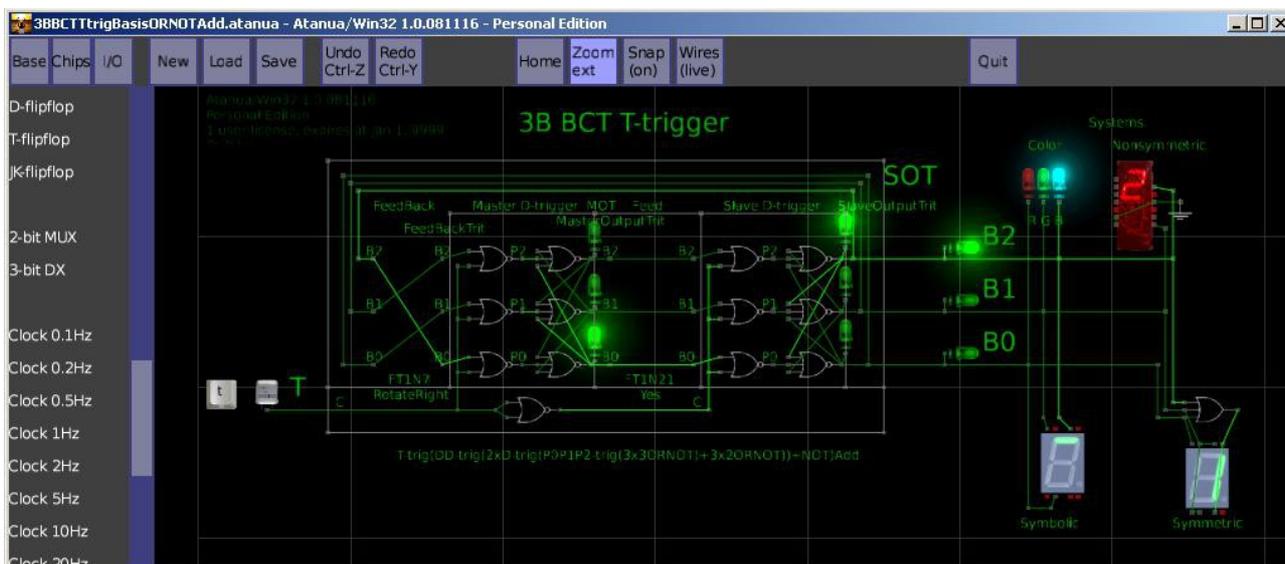


Рис.1. Снимок модели троичного трёхбитного (3В ВСТ) счётного триггера (Т-триггера) на логических элементах в базе ИЛИ-НЕ в симуляторе логических схем Atanua/Win32 1.0.081116 - Personal Edition.

Триггер представляет собой троичный двухступенчатый DD-триггер (не прозрачный) охваченный обратной связью с троичным трёхбитным логическим элементом «циклический сдвиг вверх» (CyclicShiftUp, «циклическое вращение вправо», CyclicRotateRight, FT1N7) в цепи обратной связи и работает в троичной трёхбитной одноединичной системе кодирования тритов (3-Bit BinaryCodedTernary UnoUnary, 3В ВСТ UU).

Код модели троичного трёхбитного (3В ВСТ) счётного триггера (Т-триггера) на логических элементах в базе ИЛИ-НЕ в симуляторе логических схем Atanua/Win32 1.0.081116 - Personal Edition:

<http://andserkul.narod.ru/3BBCTTtrigBasisORNOTAdd.atanua>

Литература:

1. [Троичные счётные триггеры. Куликов А.С.](#)

Андрей Куликов, Россия-Русь, Москва, Царицыно, версия 2019.08.28.

Приложение:

[Симулятор логических схем Atanua/Win32 1.0.081116 - Personal Edition](#)