

Троичный трёхбитный одноединичный 3S-триггер с отдельной схемой управления

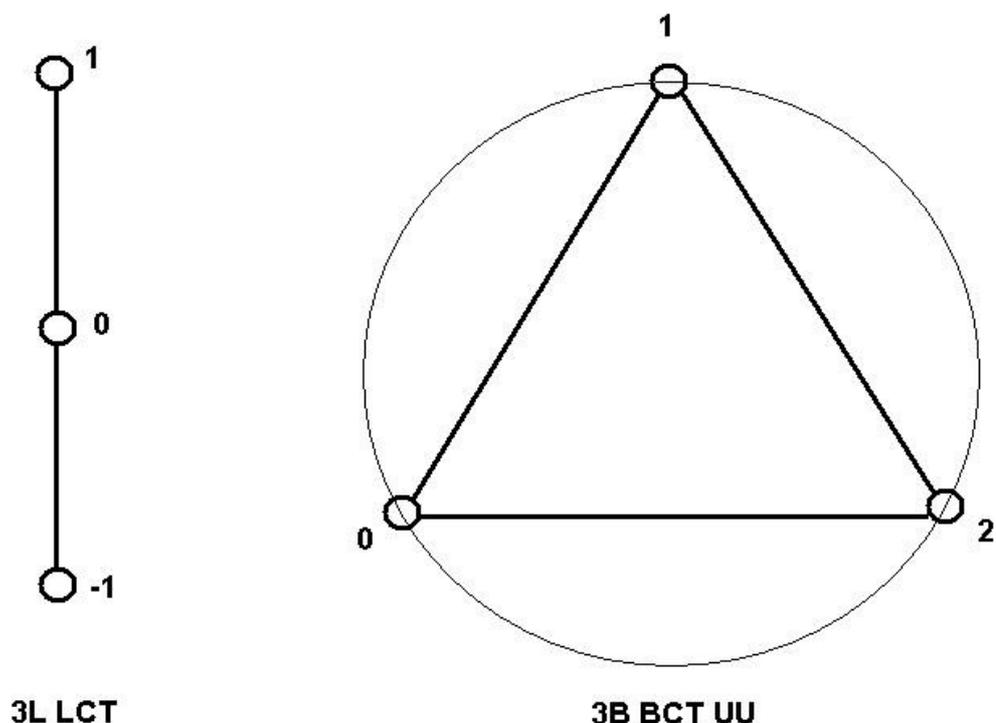


Рис.1. Граф состояний и переходов в троичном триггере.

Троичный триггер имеет три устойчивых состояния, возможность перехода (переключения, записи значения) из любого состояния в любое другое состояние без прохождения через промежуточные состояния и возможность считывания записанного в триггер значения (состояния).

Троичный трёхбитный одноединичный (UnoUnary) 3S-триггер (3Set-триггер, S0S1S2-триггер, Set0Set1Set2-триггер) является троичным подобием двоичного RS-триггера (2S-триггера, 2Set-триггера, Set0Set1-триггера) и, в зависимости от применённых логических элементов, nИЛИ-НЕ (n-in NOR, NORn) или nИ-НЕ (n-in NAND, NANDn), может быть построен для работы или в троичной трёхбитной одноединичной кодировке тритов (3B BCP UU, 3-Bit BinaryCodedTernary UnoUnary) или для работы в инверсной троичной трёхбитной одноединичной кодировке тритов (3B BCQ IUU, 3-Bit BinaryCodedQuadro InvertedUnoUnary).

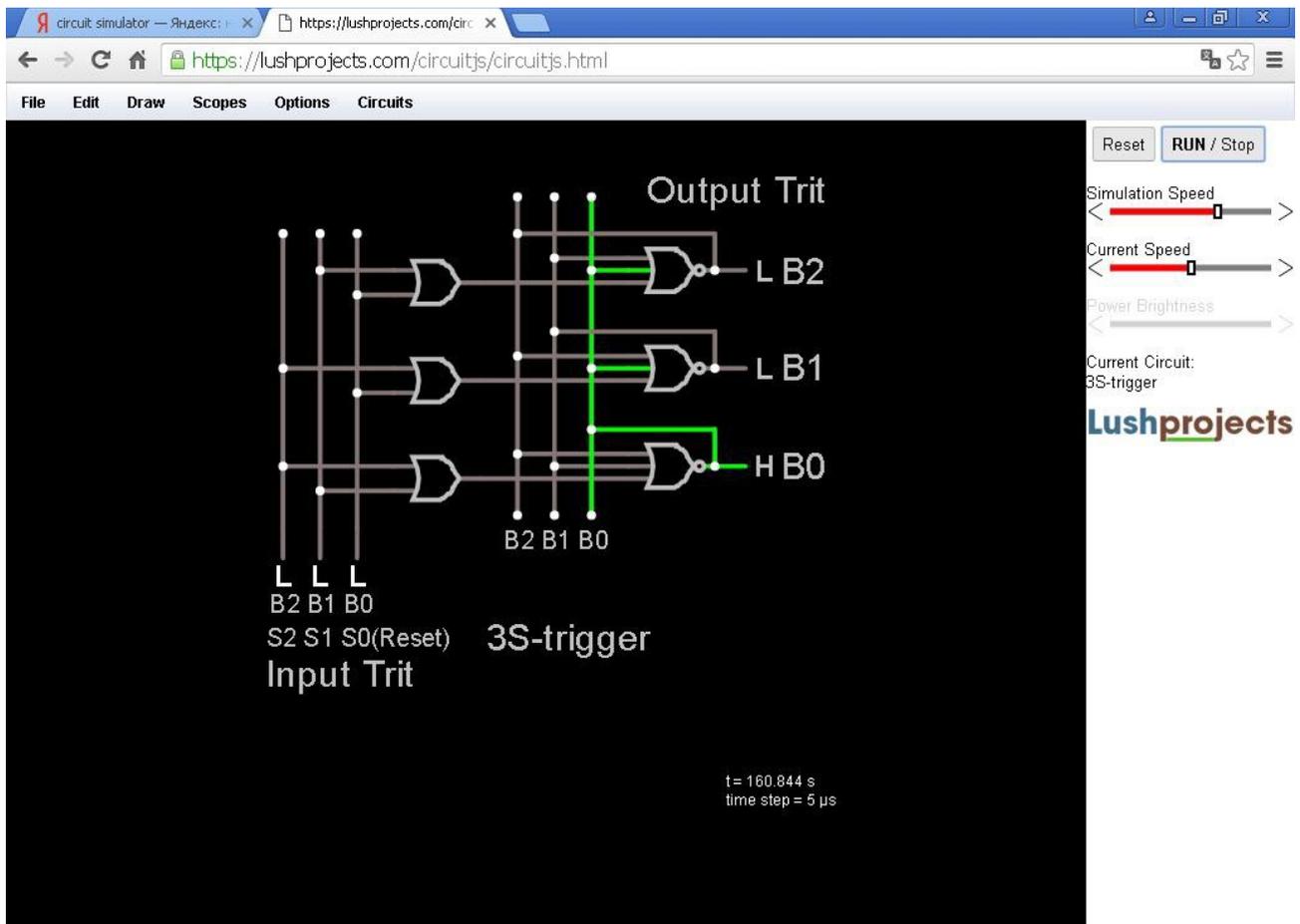


Рис.2. Снимок модели троичного трёхбитного одноединичного 3S-триггера (3Set-триггера, S0S1S2-триггера, Set0Set1Set2-триггера) с отдельной схемой управления в онлайн HTML5-версии симулятора электронных схем Circuit Simulator.

Включить Circuit Simulator с моделью: <http://tinyurl.com/yxt5euda>

Андрей Куликов, Россия-Русь, Москва, Царицыно, версия 2019.09.07.