

# Сумматор Склянского, Radix-2, 4-х битный

## Sklansky Radix-2

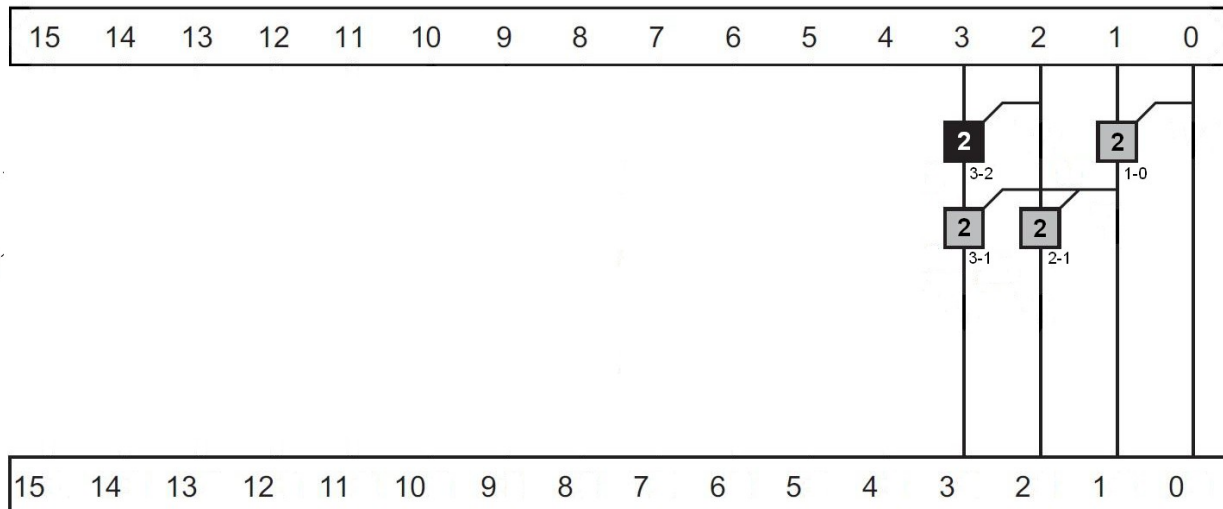


Рис.1. Граф генератора переносов двоичного сумматора Склянского, Radix-2, 4-х разрядного (используются только двухвходовые операторы 2G (Gray2) Cell (без вычисления оператора 2P) и 2PG (Black2) Cell).

Нужно отметить, что совпадают графы сумматоров:

- Склянского и Когге-Стоуна, Radix-2, 2-bit,
- Склянского и Когге-Стоуна, Radix-4, 4-bit,
- Склянского и Когге-Стоуна, Radix-8, 8-bit,
- Склянского и Когге-Стоуна, Radix-16, 16-bit,
- Склянского и Когге-Стоуна, Radix-32, 32-bit,
- Склянского и Когге-Стоуна, Radix-64, 64-bit,

...

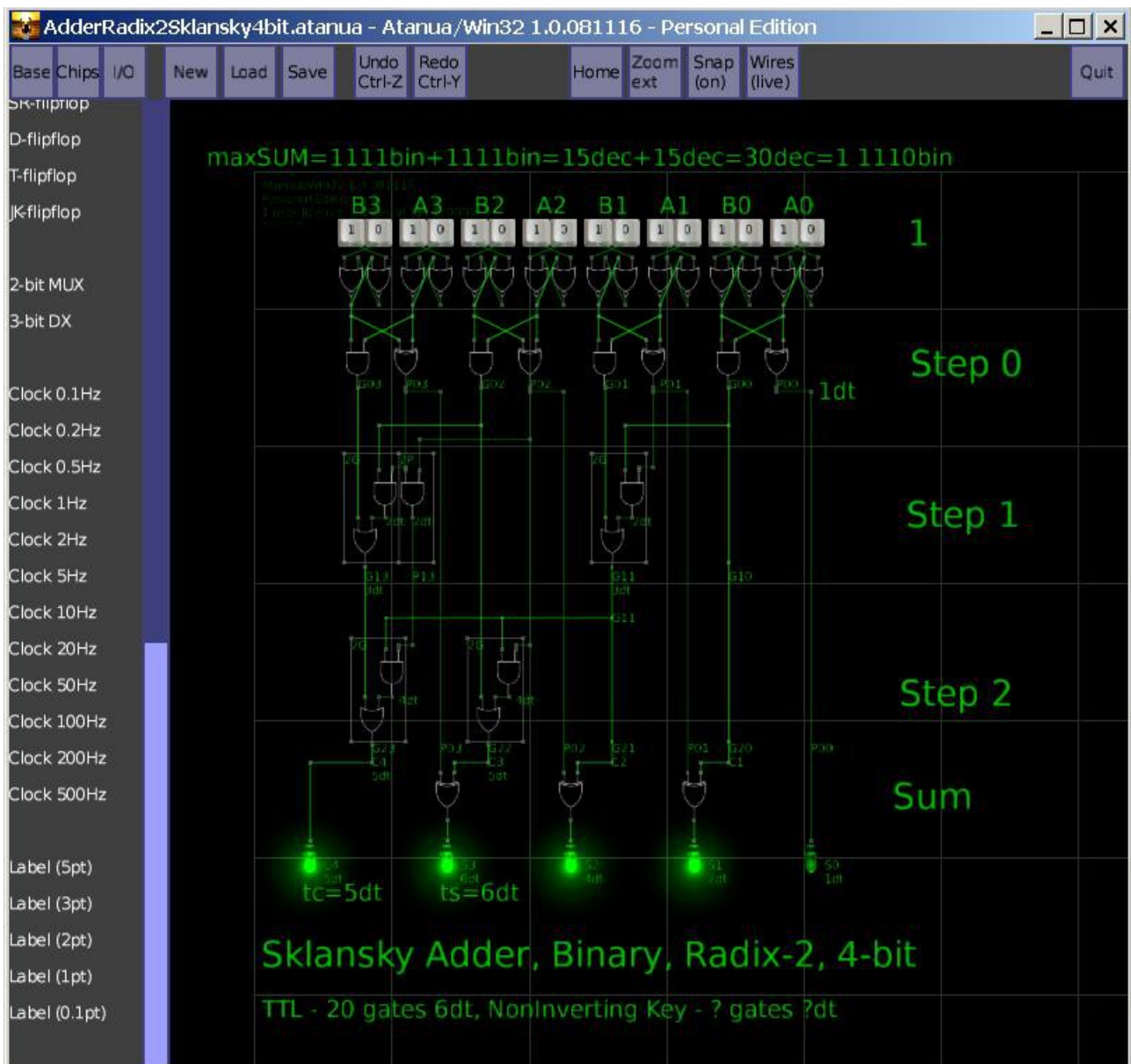


Рис.2. Снимок модели двоичного сумматора Скланского, Radix-2, 4-х битного (полубайтного) в логическом симуляторе [Atanua/Win32 1.0.081116 - Personal Edition](http://andserkul.narod.ru/AdderRadix2Sklansky4bit.atanua).

Код модели двоичного сумматора Скланского, Radix-2, 4-х битного (полубайтного) в логическом симуляторе Atanua/Win32:  
<http://andserkul.narod.ru/AdderRadix2Sklansky4bit.atanua>

Двоичный сумматор Скланского, Radix-2, 4-х битный (полубайтный), в виде логических уравнений:

```
'--- Step 0 ---
P00 = A0 XOR B0
G00 = A0 AND B0

P01 = A1 XOR B1
G01 = A1 AND B1

P02 = A2 XOR B2
G02 = A2 AND B2
```

```

P03 = A3 XOR B3
G03 = A3 AND B3

'--- Step 1 -----
G10 = G00
G11 = G01 OR (P01 AND G00) 'valency=2, Distance=2^0=1

P12 = P02
G12 = G02

P13 = P03 AND P02
G13 = G03 OR (P03 AND G02)

'--- Step 2 -----
G20 =                G10 'C1
G21 =                G11 'C2
G22 = G12 OR (P12 AND G11) 'C3
G23 = G13 OR (P13 AND G11) 'C4

'--- Sum -----
S0 = P00
S1 = P01 XOR G20
S2 = P02 XOR G21
S3 = P03 XOR G22
S4 =                G23 'S4=C4=Cout

```

Программа проверки логических уравнений сумматора Склянского, Radix-2, 4-х битного (полубайтного), на TurboBasic'e:

<http://andserkul.narod.ru/R2SKL4.bas>

Так как параллельно префиксные сумматоры, в том числе и сумматор Склянского, строятся не последовательным соединением блоков с единицей переноса на входе, а целиком двухаргументными (двухоперандными), то в них исчезают понятия «полусумматор» и «полный сумматор», но сохраняются понятия «двухаргументный» и «трёхаргументный» (с единицей переноса на входе), причём «трёхаргументные» (с единицей переноса на входе) теоретически возможны, но практически в них нет почти никакой нужды.

Литература:

1. [IMPLEMENTATION OF 32 BIT BRENT KUNG ADDER USING COMPLEMENTARY PASS TRANSISTOR LOGIC](#) By NOEL DANIEL GUNDI. 2.8 Tree Adders. 2.8.1 Sklansky, p.18, Figure 2.5 16-bit Sklansky Adder.
2. [Parallel prefix adders. Kostas Vitoroulis, 2006. Presented to Dr. A. J. Al-Khalili. Concordia University. 1960: J. Sklansky - conditional adder.](#)
3. [Delay Analysis of Parallel-Prefix Adders. Geeta Rani, Sachin Kumar. Figure 8: 16-bit Sklansky Conditional-Sum Adder](#)
4. [Сумматор Склянского, Radix2, 4-х битный, CMOS версия. Куликов А.С.](#)
5. [Сумматор Склянского, Radix-2, 8-ми битный. Куликов А.С.](#)
6. [Сумматор Склянского, Radix-2, 16-ти битный. Куликов А.С.](#)

7. [Сумматор Линга Склянского, Radix-2, 8-ми битный. Куликов А.С.](#)
8. [Сумматор Линга Склянского, Radix-2, 16-ти битный. Куликов А.С.](#)
9. [Сумматор Склянского, Radix-3, 4-х битный. Куликов А.С.](#)
10. [Сумматор Склянского, Radix-3, 8-ми битный. Куликов А.С.](#)
11. [Сумматор Склянского, Radix-3, 16-ти битный. Куликов А.С.](#)
12. [Сумматор Склянского, Radix-4, 4-х битный. Куликов А.С.](#)
13. [Сумматор Склянского, Radix-4, 8-ми битный. Куликов А.С.](#)
14. [Сумматор Склянского, Radix-4, 16-ти битный. Куликов А.С.](#)
15. [Сумматор Склянского, Radix-8, 8-ми битный. Куликов А.С.](#)
16. [Сумматор Склянского, Radix-8, 16-ти битный. Куликов А.С.](#)
17. [Сумматор Склянского, Radix-16, 16-ти битный. Куликов А.С.](#)

Приложение 1.

[TurboBasic 1.0](#)

Куликов А.С., Россия-Русь, Москва, Царицыно, версия 2022.02.10.