

Девятиричный симметричный полусумматор с выходным девятибитным одноединичным нонитом

Таблица истинности девятиричного (nonary) одnorазрядного симметричного полусумматора в линейном виде занимает $n^2=9^2=81$ столбец и поэтому здесь не приводится.

Девятиричный (nonary) одnorазрядный симметричный полусумматор можно задать и двумя таблицами истинности в виде квадратов размером 9×9 по $n^2=9^2=81$ -й ячейке в каждом:

Таблица значений младшего значащего разряда (нонитов девятиричных сумм - S:

				A					
				^					
0	1	2	3	4	-4	-3	-2	-1	
-1	0	1	2	3	4	-4	-3	-2	
-2	-1	0	1	2	3	4	-4	-3	
-3	-2	-1	0	1	2	3	4	-4	
-4	-3	-2	-1	0	1	2	3	4	>B
4	-4	-3	-2	-1	0	1	2	3	
3	4	-4	-3	-2	-1	0	1	2	
2	3	4	-4	-3	-2	-1	0	1	
1	2	3	4	-4	-3	-2	-1	0	

Таблица тритов переноса - C:

				A					
				^					
0	0	0	0	0	1	1	1	1	
0	0	0	0	0	0	1	1	1	
0	0	0	0	0	0	0	1	1	
0	0	0	0	0	0	0	0	1	
0	0	0	0	0	0	0	0	0	>B
-1	0	0	0	0	0	0	0	0	
-1	-1	0	0	0	0	0	0	0	
-1	-1	-1	0	0	0	0	0	0	
-1	-1	-1	-1	0	0	0	0	0	

Перенос по модулю не бывает больше 1 и возникает в $(n^2-1)/4=(9^2-1)/4=(81-1)/4=20$ -ти случаях из $n^2=9^2=81$ -го (приблизительно в 24,7% случаев).

Кодирование нонитов может быть как девятибитным одноединичным $(0,1,2,3,4,5,6,7,8)=(00000001,00000010,00000100,00001000,...)$, так и двухтритным (1 нонит = 2 трита, 1 nonit = 2 trit) $(0,1,2,3,4,5,6,7,8)=((001,001),(001,010),(001,100),(010,001),...)$.

Применить можно или девятиричный триггер или два трёхбитных триггера с дешифратором в девятибитный одноединичный код (9Bit BinaryCodedNonary UnoUnary, 9B BCN UU).

Из-за отпадения нужды в дешифраторе двух тритного нонита в девятибитный одноединичный нонит, девятиричные симметричные полусумматоры с выходным девятибитным одноединичным нонитом быстрее девятиричного симметричного полусумматора с выходным двухтритным нонитом на $1*dt$ и проще каскадируются, так как и входные и выходные нониты кодируются в одной и той же системе кодирования (девятибитной одноединичной, 9Bit BinaryCodedNonary UnoUnary, 9B BCN UU).

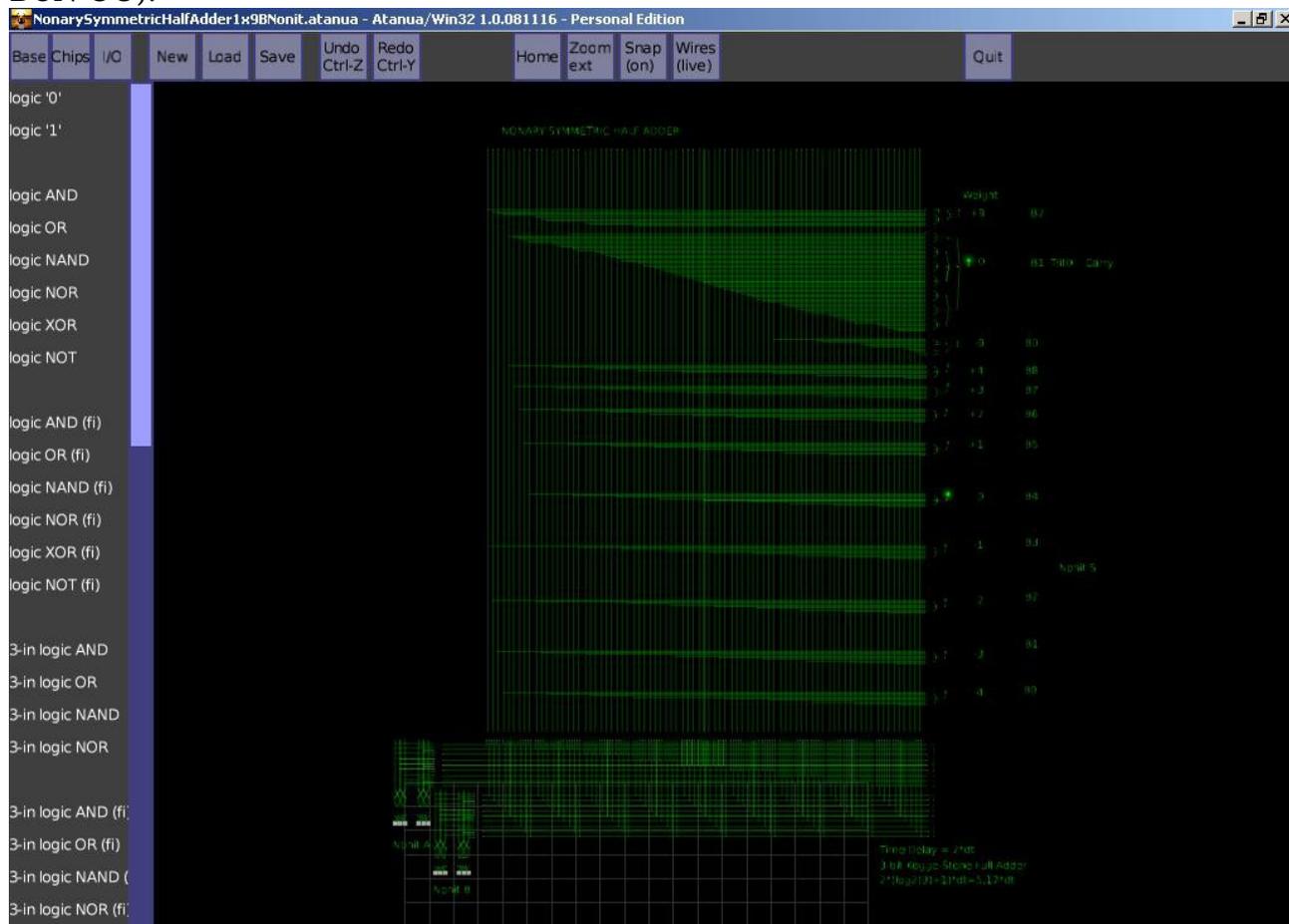


Рис.1. Снимок модели девятиричного (nonary) симметричного полусумматора с выходным одноединичным нонитом в симуляторе логических схем Atanua/Win32 1.0.081116 - Personal Edition.

Время сложения, при наличии многовыходовых логических элементов nИЛИ (n-in OR, ORn), равно $2*dt$, где dt - время задержки в одном типовом логическом элементе.

Код модели девятиричного (nonary) симметричного полусумматора в симуляторе логических схем Atanua/Win32 1.0.081116 - Personal Edition:

<http://andserkul.narod.ru/NonarySymmetricHalfAdder1x9BNonit.atanua>

Симулятор логических схем Atanua/Win32 1.0.081116 - Personal Edition:

http://andserkul.narod.ru/atanua081116_pe.rar

Андрей Куликов, Москва, Россия-Русь, 25-30 декабря 2018г.