

Троичный полусумматор симметричный в трёхбитной системе троичных логических элементов

Таблица истинности в соответствии $(0,1,2)=(-1,0,+1)$ «Shifted»

```
A 222111000
B 210210210
-----
S 021210102 FT2N5681
C 211111110 FT2N16401
```

A ^ C	A ^ S	A ^ CS
112	120	11 12 20
-111->B	-012->	-10 11 12->B
011	201	02 10 11

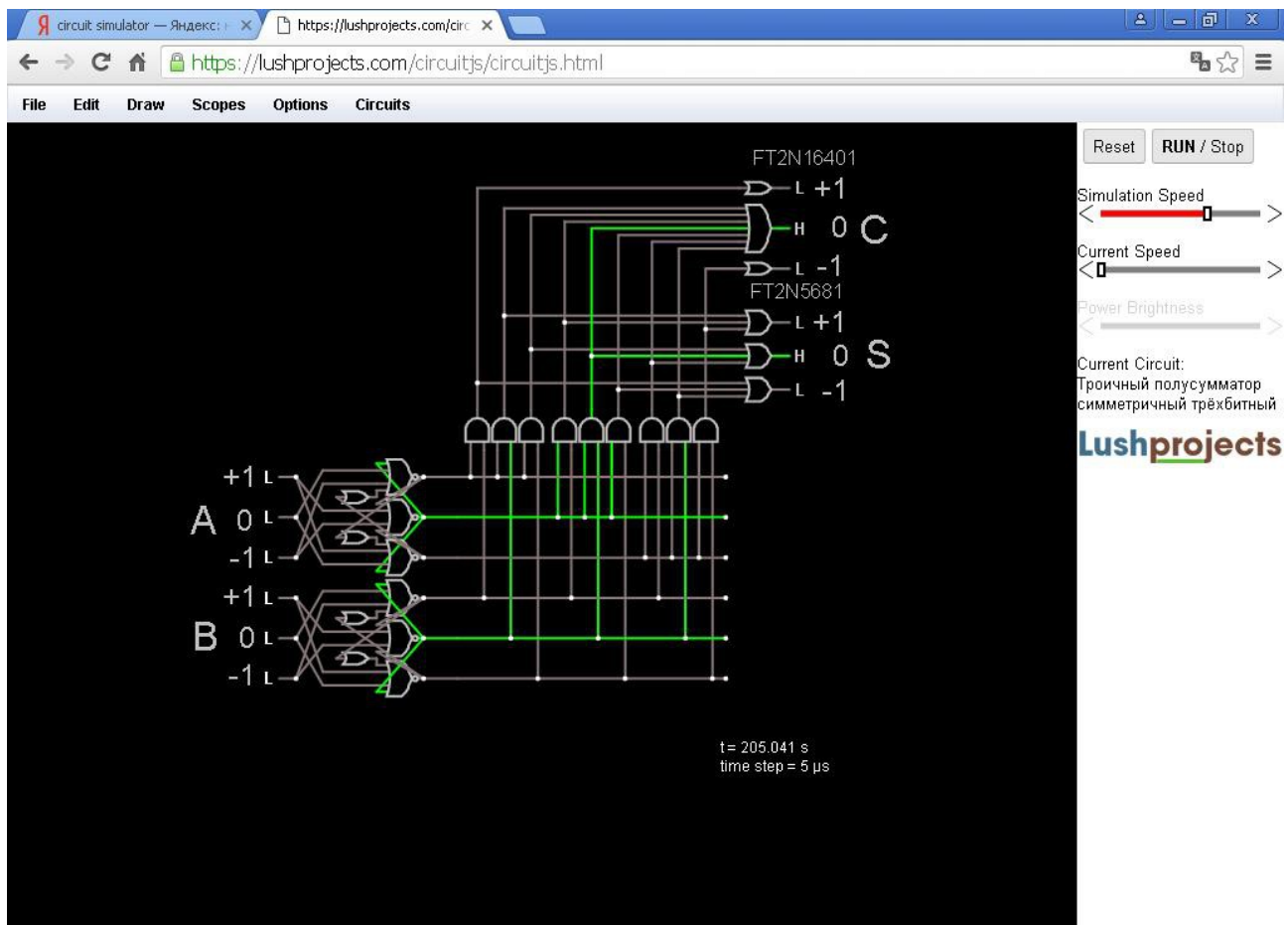


Рис.1. Снимок модели троичного полусумматора симметричного в трёхбитной (в «трёхпроводной») системе троичных логических элементов в онлайн HTML5-версии симулятора электронных схем Circuit Simulator.

Включить Circuit Simulator с моделью: <http://tinyurl.com/y5cp7w7d>

Два троичных трёхбитных S0S1S2-триггера (троичные подобия двоичных RS-триггеров) служат для ввода тритов и к схеме собственно полусумматора не относятся.

Схема полусумматора представляет собой один общий входной **дешифратор** и два выходных **шифратора**.

Дешифратор «2 трита в 1 одноединичный нонит» преобразует два входных трита **A** и **B** в трёхбитной («трёхпроводной») системе троичных логических элементов в один одноединичный нонит.

Два **шифратора** преобразуют одноединичный нонит в два выходных трита результата: **S** и **C**.

Дешифратор состоит из девяти троично-двоичных логических элементов - троично-двоичных функций **FT2B1N8-FT2B1N0**, которых всего 9 штук.

Дешифратор на 9-ти двоичных логических элементах 2И (2-in AND, AND2) преобразует два трёхбитных («трёхпроводных») одноединичных трита в один нонит в девятиричном девятибитнодвоичном одноединичном коде.

Два **шифратора** на двоичных логических элементах nИЛИ (n-in OR, ORn) преобразуют девять состояний одного нонита из девятиричного девятибитно двоичного кода в два трита результата (**S** и **C**) в трёхбитном («однопроводном») двоичноодноединичном троичном коде: трит суммы по модулю 3 в троичной симметричной системе — **S (FT2N5681)** и трит переноса при сложении в троичной симметричной системе - **C (FT2N16401)**.

Ненулевой перенос возникает в 2-х случаях из 9-ти.

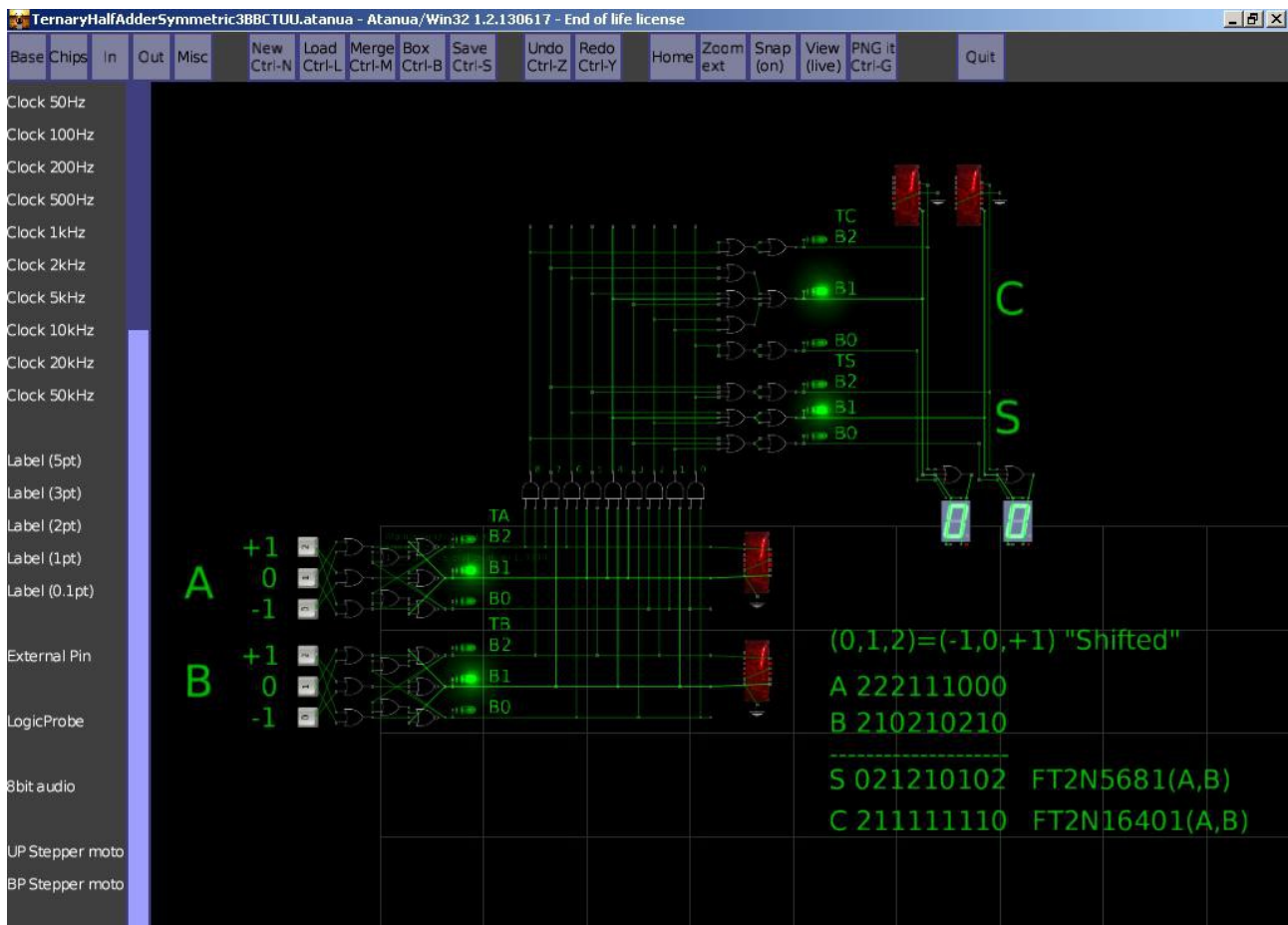


Рис.2. Снимок модели троичного полусумматора симметричного в трёхбитной (в «трёхпроводной») системе троичных логических элементов в симуляторе логических схем Atanua/Win32 1.0.081116 - Personal Edition.

Скачать код модели в симуляторе логических схем Atanua/Win32 1.0.081116 - Personal Edition:

<http://andserkul.narod.ru/TernaryHalfAdderSymmetric3BBCTUU.atanua>

Таблица истинности в соответствии $(0,1,2)=(0,+1,-1)$ « $2=-1$ »

```
A 111000222
B 102102102
-----
S 210102021 FT2N15613
C 100000002 FT2N6563
```

В соответствии $(0,1,2)=(0,+1,-1)$ « $2=-1$ » схема полусумматора другая, но, если к входным тритам применить функцию FT1N7, а к тритам результата применить обратную функцию FT1N11, то и в системе « $2=-1$ » можно использовать полусумматор системы «Shifted».

Литература:

1. [Кодирование тритов. Куликов А.С.](#)
2. [Википедия. Бинарные троичные логические функции.](#)
3. [Переводчики троичных несимметричных чисел в десятичные числа \(оффлайн и онлайн\). Куликов А.С.](#)
4. [Перевод чисел из одной системы счисления в любую другую онлайн](#)
5. [Контроллерный стенд для проверки и изучения троичного симметричного трёхбитного одноединичного полусумматора. Куликов А.С.](#)

Андрей Куликов, Россия-Русь, Москва, Царицыно, версия 2019.08.31.